बाइनरी संख्याएँ, गेट्स और संयोजन सर्किट (Binary numbers, logic gates and combinational circuits)

उद्देश्य : इस पाठ के अन्त में आप निम्नलिखित कार्य करने योग्य होंगे :

- **डिजिटल इलेक्ट्रोनिक्स सिद्धांत और पोजिशनलन नोशन एवं वेइटेज को स्पष्ट करना**
- **डेसिमल से बाइनरी रूपान्तर तथा बाइनरी ओडोमीटर को स्पष्ट करना**
- **हेक्साडेसिमल संख्या प्रणाली को स्पष्ट करना**
- **डेसिमल को हेक्सा और हेक्सा को डेसिमल तथा BCD प्रणाली में रूपान्तरित करना**
- **ट्रूथ टेबल के द्वारा लोजिक गेट्स सिद्धांत - NOT, OR और AND गेट्स स्पष्ट करना**
- **ट्रूथ टेबल और लोजिक पल्सर के द्वारा संयुक्त गेट्स - NAND, NOR को स्पष्ट करना।**

परिचय (Introduction)

जब हम 'संख्या' शब्द सुनते हैं तो तुरन्त (immediately) हम डेसिमल डिजिट (decimal digit) 0, 1, 2... 9 को सोचते हैं और उनके संयुक्त (combination) को रिकॉल (recall) करते हैं । अंकीय पारिपथों (digital circuits) डेसीमल संख्याओं के तरीके से नहीं करते हैं । इसकी जगह पर वे बाइनरी संख्याओं के साथ काम करते हैं । जिसमें केवल '0' और '1' का प्रयोग करते हैं । बाइनरी संख्या पद्धति और डिजिटल कोड अंकीय इलेक्ट्रानिक्स के फण्डामेन्टल होते हैं । लेकिन लोग बाइनरी संख्या के साथ काम करता पसन्द नहीं करते हैं क्योंकि वे बहुत लम्बे होते हैं जब लार्जर डेसीमल क्वान्टिटीज को दर्शाना होता है । अंतः अंकीय कोड (digital codes) जैसे ऑक्टल हेक्साडेसीमल तथा बाइनरी कोड डेसीमल का अधिकतम प्रयोग बाइनरी संख्याओं की लम्बी स्टिंग को कम करने (compress) के लिए प्रयोग करते हैं ।

बाइनरी संख्या पद्धति 1 और 0 है । अतः इस संख्या पद्धति में डिजिटल इलेक्ट्रानिक्स को सही माना गया है ।

डेसीमल संख्या पद्धति का अधिकतम प्रयोग संख्या पद्धति में किया गया है । इसका प्रयोग 10 विभिन्न प्रकार के चरित्रों से संख्याओं का मान दिखाने के लिए किया गया है । इस पद्धति का बेस (आधार) 10 होता है । संख्या पद्धति (number system) का आधार विभिन्न प्रकार के चरित्रों (characters) के द्वारा कैसे प्रयोग किये गये हैं । गणितीय टर्म में एक संख्या पद्धति के लिए आधार रैडिक्स (radix) होता है ।

डेसीमल संख्या पद्धति में चरित्रों का प्रयोग 0, 1, 2, 3, 4, 5, 6, 7, 8, 9 किया गया है।

पोजीशनल नोटेशन तथा वेटेज (Positional Notation and weightage)

एक डेसीमल इंटीजर (decimal integer) के मान को यूनिटों, दस (tens), सौ (hundred), एक हजार (thousands) और इसी प्रकार आगे जैसे उदाहरण डेसीमल संख्या 1967 को इस प्रकार भी लिख सकते हैं -

				$1 \times 10^3 = 1000$
10^3	10^2	10^1	10^0	$9 \times 10^2 = 900$
				$6 \times 10^1 = 60$
1	9	6	7	$7 \times 10^0 = 7$
				1967

i.e. $[1967]_{10} = 1(10^3) + 9(10^2) + 6(10^1) + 7(10^0)$

इस दशमलव संख्या पद्धति (decimal number system) में एक उदाहरण की स्थिति का नोटेशन है । प्रत्येक डिजिट की स्थिति एक भार (weightage) प्रत्येक डिजिट के बढ़ने के लिए क्रम 10^o, 10^1, 10^2, 10^3 आदि महत्वपूर्ण (significant) डिजिट से शुरुवात करें ।

डिजिट के जोड़ को उसके दिये गये पूरे भार से गुणा करके पूरी मात्रा (amount) को प्रदर्शित करें ।

इसी प्रकार से, बाइनरी संख्या को भार (weightage) के रूप में लिख सकते हैं ।

डेसीमल के बराबर देगा, तब भार की स्थिति को इस प्रकार लिखेंगे ।

$$[1010]_2 = 1(2^3) + 0(2^2) + 1(2^1) + 0(2^0)$$
$$= 8 + 0 + 2 + 0$$
$$[1010]_2 = [10]_{10}$$

कोई बाइनरी संख्या को डेसीमल संख्या में स्थिति वेटेज तरीके के द्वारा बदल सकते हैं ।

डेसीमल से बाइनरी में बदलना (Decimal to binary conversion)

जैसा कि दिखाया गया है दिये गये डेसीमल संख्या को 2 से भाग देते हैं और शेषफल (remainder) को लिखते हैं जब भागफल (quotient) जीरो (zero) हो ।

उदाहरण :

	0		
2	1	1	⟶ MSB
2	2	0	
2	4	0	
2	8	0	
2	17	1	
2	34	0	⟶ LSB

प्रत्येक डिविजन के द्वारा उत्पन्न हुये शेषफल से बाइनरी संख्या मिलती है। पहला शेषफल होता है और आखिरी शेषफल बाइनरी संख्या का होता है।

Therefore, $[34]_{10} = [100010]_2$

बाइनरी संख्या की गिनती (Counting binary number)

बाइनरी संख्या को कैसे काउन्ट करते हैं यो समझते है, माना एक चक्कर मापी अथवा मीलमापी (odometer) (एक कार का किलोमीटर इंडीकेटर) (km indicator of a car) डेसीमल संख्या के साथ काउन्ट करते हैं।

एक नयी कार का चक्कर मापी (odometer) 0000 रीडिंग के साथ शुरू होता है । 1 किलोमीटर चलने के बाद रीडिंग 0001 होती है ।

सक्सेसिव किलोमीटर 0002, 0003 और इसी प्रकार 0009 उत्पन्न करती है।

आखिरी में 10 किलोमीटर पर, यूनिट व्हील (unit wheel) वापस 1 से 0 पर लौटता है, इस व्हील बल से 10 व्हील 1 से एडवांस होता है । इसका मतलब जब संख्या से में बदलती है तब व्हील यूनिट से रीसैट होती है और कैरी को टेन्स व्हील पर भेजती है । माना इसी प्रकार फैमिलर एक्शन को रिसैट कर और कैरी को रिकॉल करते हैं । चक्करमापी का दूसरा चक भी रिसैट कर कैरी करता है ।

99 किलोमीटर करने के बाद चक्कर 0999 मापी दिखाता है । अगले किलोमीटर के बाद, यूनिट व्हील रिसैट और कैरी करता है, टेन्स व्हील भी यही कार्य करता है, सौ व्हील भी रिसैट और कैरी करता है और 1000 हजार व्हील 1 के द्वारा 01000 रीडिंग पाता है ।

बाइनरी ऑडोमीटर (Binary odometer)

बाइनरी चक्करमापी, एक युक्ति है जोकि व्हील के केवल दो डिजिट 0 और 1 हैं । जब प्रत्येक व्हील घूमता है 0 और 1 तथा तब 0 से पीछे होता है और यही चक्र बार बार दोहराता है । एक चार डिजिट बाइनरी चक्कर मापी 0000 के साथ शुरू होता है ।

1 किलोमीटर के बाद, यह 0001 प्रदर्शित करता है ।

अगले किलोमीटर फोर्स यूनिट व्हील से रिसैट करके और कैरी को भेजता है । इसलिए संख्यायें 0010 से बदलती है ।

3rd किलोमीटर का निष्कर्ष 0011 होता है ।

4km के बाद, यूनिट व्हील रिसैट करके और कैरी भेजता है, दूसरा व्हील रिसैट और दूसरी कैरी तथा तीसरा व्हील 1 अग्रिम (advance) करता है अतः यह 0100 सूचकांक करता है ।

नीचे सारणी में देखें सभी बाइनरी संख्याओं 0000 से 1111 के बराबर से डेसीमल 0 से 15 होता है ।

डेसीमल	बाइनरी
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001
10	1010
11	1011
12	1100
13	1101
14	1110
15	1111

बाइनरी संख्याओं का जोड़

जोड़	कैरी
0 + 0 = 0	0
1 + 0 = 1	0
0 + 1 = 1	0
1 + 1 = 0	1 (1 + 1 बराबर जीरा)

उदाहरण : 1

```
   1 0
+  1 1
-------
 1 0 1
```

उदाहरण : 2

```
1 + 1 + 1 =  1
            + 1   (One plus one plus one is equal to one with carry one)

             10
            + 1
           ----
             11
```

हेक्साडेसीमल संख्या पद्धति (Hexadecimal number system):

हेक्साडेसीमल पद्धति में 16 चरित्र (characters) होते हैं । वे 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F होते हैं । जहाँ A=10, B=11, C=12, D=13, E=14, F=15 डेसीमल में होता है । इस पद्धति का आधार 16 होता है । यह पद्धति मुख्यतः कम्प्यूटर के लिए प्रोग्राम को डेवलेप करने में प्रयोग की जाती है ।

उदाहरण

$[23]_{16} = [35]_{10}$; $16^1 \times 2 + 16^0 \times 3 = 32 + 3 = 35$;

$[2C]_{16} = [44]_{10}$;$16^1 \times 2 + 16^0 \times 12 = 32 + 12 = 44$;

डेसीमल को हेक्सा डेसीमल में बदलना (Decimal to hexadecimal conversions)

डेसीमल से हेक्सा डेसीमल में कन्वर्जन बाइनरी कन्वर्जन के जैसे ही है केवल अन्तर सिर्फ इतना है कि डेसीमल नम्बर के आधार 16 से भाग देते है और शेषफल (remainder) को लिखते हैं ।

	0		
16	1	1	⟶ MSB
16	27	11	or B
16	432	0	⟶ LSB

$[432]_{10} = [1B0]_{16}$

हेक्साडेसीमल को डेसीमल में बदलना (Hexadecimal to Decimal)

इस कन्वर्जन को पोजीशन नोटेशन को रखकर भी कर सकते हैं ।

उदा : $223A_{16} = 2 \times 16^3 + 2 \times 16^2 + 3 \times 16^1 + A \times 16^0$

$= 2 \times 4096 + 2 \times 256 + 3 \times 16 + 10 \times 1$

$= 8192 + 512 + 48 + 10$

$= 8762_{10}$

बाइनरी कोडेड डेसीमल (BCD (Binary Coded Decimal))

बाइनरी कोडेड डेसीमल प्रत्येक डेसीमल डिजिट के साथ बाइनरी कोड दिखाने का तरीका है, केवल 10 कोड ग्रुप बाइनरी कोड डेसीमल पद्धति में है । यह एक बहुत सरलता से डेसीमल से BCD पद्धति में बदला है । क्योंकि डेसीमल पद्धति का प्रयोग पढ़ने और लिखने के लिए करते है, बीसीडी कोड एक बहुत अच्छा इन्टरफेरेन्स से बाइनरी पद्धति में उपलब्ध कराता है । विद्युत परिपथ अंतरफलक का उदाहरण की पैड इनपुट और डिजिटल रीडआउट है ।

8421 कोड (8421 code)

8421 कोड एक बाइनरी कोड डेसीमल प्रकार का कोड है, बाइनरी कोड डेसीमल का मतलब प्रत्येक डेसीमल डिजिट 0 से 9 को एक बाइनरी कोड के 4 बिट्स के द्वारा प्रदर्शित करता है । 8421 का काम बाइनरी वेटेज को 4 बिट्स (2^3, 2^2, 2^1, 2^0) से दर्शाता है । 8421 के बीच कन्वर्जन कोड संख्या और डेसीमल संख्या के मुख्य लाभ इस कोड के द्वारा कन्वर्जन करता है । आप सभी को दस बॉइनरी संयोजन याद है जोकि दस डेसीमल डिजिट को दर्शाते हैं सारणी 1 में देखें ।

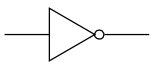
डेसीमल डिजिट	0	1	2	3	4
BCD	0000	0001	0010	0011	0100
डेसीमल डिजिट	5	6	7	8	9
BCD	0101	0110	0111	1000	1001

8421 कोड प्री-डोमिनेन्ट बीसीडी कोड है और जब हम बीसीडी के आधार पर करते हैं, तो हम सदैव 8421 कोड का मतलब जबतक दूसरा स्टेट ना हो ।

इन्वर्टर (नॉट गेट) (Inverters (NOT Gate))

एक इन्वर्टर एक गेट होता है इसमें केवल एक इनपुट सिग्नल और एक ही आउटपुट सिग्नल होता है इसका आउटपुट सदैव इनपुट स्टेट के उल्टा होता है । Fig 1 में लॉजिक चित्र को देखें ।

Fig 1

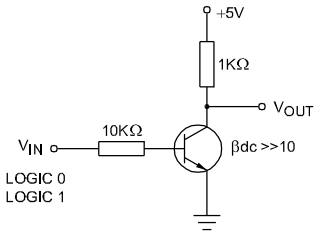


ELN4117311

ट्रान्जिस्टर इन्वर्टर (Transistor inverter)

Fig 2 में ट्रान्जिस्टर इन्वर्टर परिपथ को देखें । परिपथ एक कॉमन एमीटर एम्प्लीफायर जिसे सचुरेशन रीजन (saturation region) अथवा कट ऑफर रीजन (outoff region) के इनपुट वोल्टेज पर निर्भर करता है । जब इनपुट वोल्टेज V_{in} बहुत कम लेवल ट्रान्जिस्टर कटइन वोल्टेज 0.6V वोल्ट सिलिकॉन प्रकार से कम होता है ट्रांजिस्टर कट-ऑफ स्थिति में हो जाता है और कलेक्टर धारा (collector current) जीरो (zero) हो जाती है। जहाँ आऊटपुट वोल्टेज V_{out} = +5 वोल्ट जिसे अधिक लॉजिक लेवल लेता है दूसरे शब्दों में जब इनपुट वोल्टेज अधिक लेवल में होता है तो ट्रांजिस्टर सचुरेट करता है और $V_{out} = V_{sat} = 0.3$ वोल्ट अतः लो लेवल (low level).

Fig 2



TRANSISTOR INVERTER

ELN4117312

सारणी में कार्य-विधि को प्रस्तुत करना

V_{in}	V_{out}
कम (0)	अधिक (1)
अधिक (1)	कम (0)

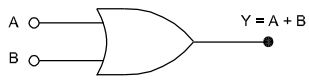
इन्वर्टर के लिए लॉजिक अनुसरण का पालनः माना इनपुट वैरिएबल 'A' और आऊटपुट वैरिएबल Y, तब आऊटपुट $Y = \overline{A}$.

OR और AND गेट सर्किट (OR and AND gate circuits)

OR गेट (OR Gate)

OR गेट में हम एक या एक से अधिक इनपुट दे सकते हैं और केवल एक ही आऊटपुट प्राप्त होता है । केवल जब सभी इनपुट जीरो होंगे तो आउटपुट थी जीरो होगा । Fig 3 में OR गेट के सिम्बल को देखें :

Fig 3



ELN4117313

OR गेट का बूलियन एक्सप्रेशन Y=A+B.

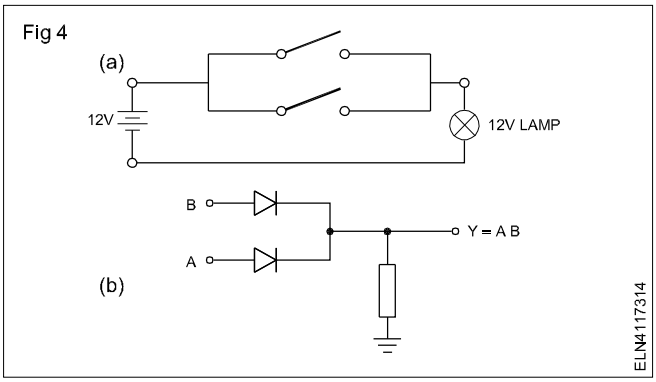
इस समीकरण को पढ़ सकते हैं Y बराबर है A या B । दो इनपुट सत्य सारणी में दिये गये हैं जो OR गेट की परिभाषा के बराबर है ।

OR गेट की सत्य सारणी

A	B	Y=A + B
0	0	0
1	0	1
0	1	1
1	1	1

विद्युत समतुल्य परिपथ (Electrical equivalent circuit)

Fig 4a में विद्युत समतुल्य परिपथ OR गेट का दिखाया गया है यदि कोई एक स्विच (कुंजी) बन्द होगी, तो आऊटपुट होगा ।



डायोड का प्रयोग करके OR गेट का इनपुट (2 in-put OR gate using diode)

Fig 2b वन-वे (one way) से बना एक 2-इनपुट OR गेट डायोड का प्रयोग करके बनाया गया है इनपुट A तथा B है और आउटपुट Y है ।

Assume लॉजिक 0 = 0V (कम)

लॉजिक 1 = +5V (अधिक)

दो इनपुट OR गेट जहाँ केवल चार सम्भव केस हैं;

Case 1: A कम है और B कम है । दोनों इनपुट वोल्टेज कम, दोनों डायोड सहायक अतः आउटपुट Y कम लेवल का है ।

Case 2: A कम है और B अधिक है, इनपुट वोल्टेज B अधिक है (+5V) फारवर्ड बायइ लोअर डायोड, आदर्श उत्पन्न वोल्टेज +5V (सम्भवतः +4.3V डायोड लेगा वोल्टेज डाप 0.7V वोल्ट से कन्सीडर करते हैं). अतः आउटपुट अधिक लेवल का है । इस स्थिति के दौरान, डायोड A इनपुट के रिवर्स बायर्स (reverse bias) अथवा ऑफ स्थिति से जुड़ा हुआ है ।

Case 3: A अधिक है, B कम है, इसमें case 2 के समान स्थिति है । इनपुट A पर डायोड ऑन तथा B इनपुट पर डायोड ऑफ (OFF) और आउटपुट अधिक लेवल का है ।

Case 4: A अधिक है, Y भी अधिक है दोनों इनपुट +5V हैं, दोनों डायोड फारवर्ड बायर्स होंगे तब इनपुट वोल्टेज समान्तर आउटपुट वोल्टेज +5V आदर्श [+4.3V से एक लगभग]. अतः आऊटपुट Y-अधिक लेवल पर है ।

OR गेट आई.सी. (IC) के फार्म में भी उपलब्ध हैं । IC7432 एक T.T.L OR गेट आई सी के अन्दर 4 OR गेट होते हैं ।

गेट के साधारम अनुप्रयोग (Simple application of OR gate)

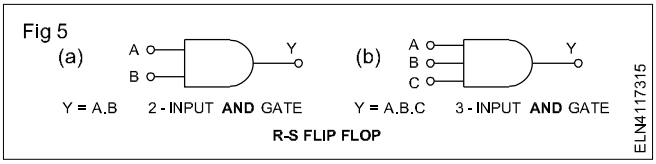
अनधिकार प्रवेश खोज (Intrusion detection)

एक अनधिकार प्रवेश खोज (intrusion detection) और अलार्म पद्धति (alarm system) में दो विन्डोज(खिड़कियाँ) और एक दरवाजा (door) होता है । सेन्सर चुम्बकीय स्विचों से एक अधिक (1) आऊटपुट उत्पन्न करते हैं जब विन्डोज और दरवाजे खुले हों और एक कम आउटपुट जब खिड़कियाँ और दरवाजे बन्द हो । लम्बे खिड़कियाँ और दरवाजे संरक्षित हो, स्विच बन्द होते हैं और सभी तीनों OR गेट इनपुट कम (low(0)) हैं । जब एक विन्डो (windows) अथवा दरवाजा (door) खुला हो, एक अधिक (हाई) (1) आउटपुट OR गेट का इनपुट उत्पन्न करता है और गेट का आउटपुट अधिक (high) हो जाता है । तब एक अलार्म परिपथ की गतिविधि (activities) अनाधिकार प्रवेश (intrusion detection) की चेतावनी देता है ।

AND गेट (AND gates)

AND गेट में दो या दो से अधिक इनपुट देते हैं लेकिन केवल एक ही आउटपुट प्राप्त होता है । सभी इनपुट सिग्नल हाई हैं तो आऊटपुट भी हाई अधिक होगा । यदि एक इनपुट लो (कम) है, तो आउटपुट भी कम (low) प्राप्त होता है ।

AND गेट का सिम्बल (symbols) 2 इनपुट के लिए और तीन इनपुट गद्येट को Fig 5a तथा 5b में देखें ।



सत्य सारणी (Truth table)

दो इनपुट AND गेट

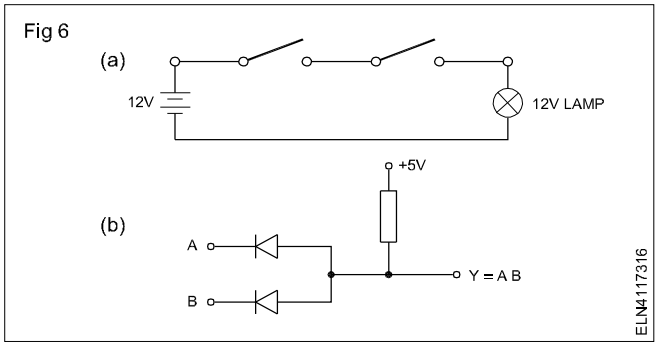
A	B	Y=AB
0	0	0
0	1	0
1	0	0
1	1	1

तीन इनपुट AND गेट

A	B	C	Y=ABC
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

एक AND गेट का विद्युत समतुल्य परिपथ (Electrical equivalent circuit of an AND gate)

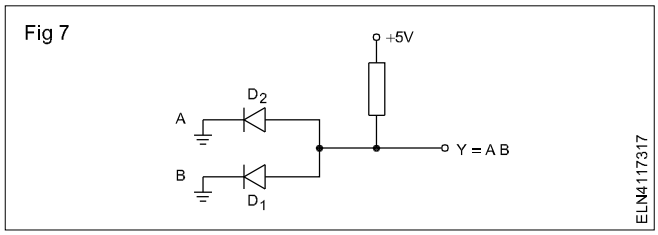
जब दोनों स्विच (कुंजियाँ) ऑफ (बन्द) होगें तब आऊटपुट उपलब्ध होता है। आई सी 7408 एक T.T.L चतुर्श AND गेट IC. (आंकड़ा पुस्तिका के पिन डायग्राम के लिए) एक AND गेट का विद्युत समतुल्य तथा AND गेट में डायोड का प्रयोग Fig 6a और 6b में देखें ।



डायोड का प्रयोग करके दो इनपुट AND गेट (Two input AND gate using diode)

स्थिति I (I condition)

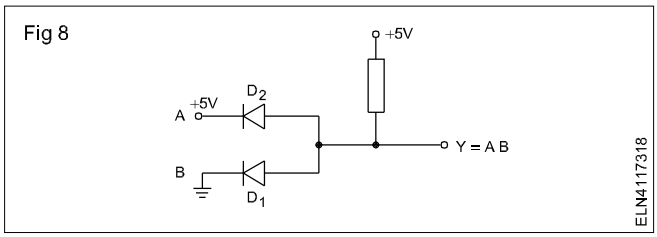
A=0, B=0, Y=0 Fig 7 में देखें ।



इस स्थिति के दौरान (I/P) इनपुट A औप B ग्राउण्ड से लॉजिक लो इनपुट से जुड़े होते हैं । इस स्थिति के दौरान दोनों डायोड कन्डक्ट और आउटपुट Y को लॉजिक - 0 (logic-0) से खींचते हैं ।

स्थिति II (II condition)

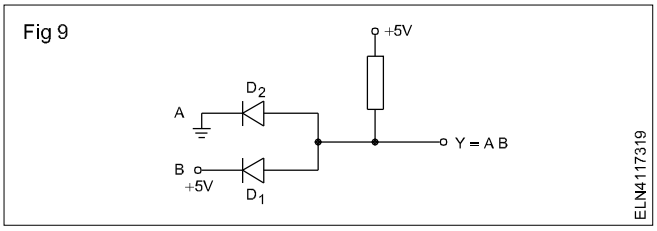
A=0, B=1, Y=0 Fig 8 में देखें ।



स्थिति II के fig में देखें । डायोड D_1 लॉजिक -0 इनपुट से जुड़ा है और डायोड D_2 +5V [लॉजिक अधिक] से जुड़ा है । डायोड D_1 फारवर्ड बायर्स (forward bias) में है और कंडक्ट (conduct) करता है । डायोड D_2 बराबर सामर्थ्य (equal potential) (+5V) पर एनोड तथा कैथोड है । अतः डायोड D2 कंडक्ट (conduct) नहीं करता है । आउटपुट Y नीचे की ओर लॉजिक 0 (logic zero) के खींचता है अतः डायोड D_1 कन्डक्टिंग (conducting) ।

स्थिति III (III condition)

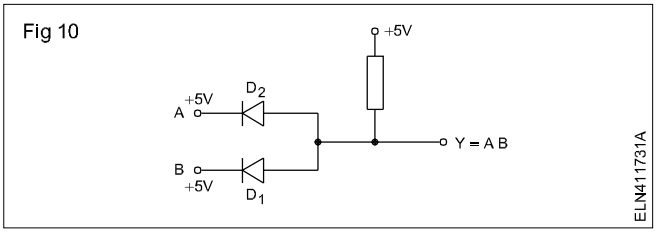
A=1, B=0, Y=0 Fig 9 में देखें ।



तीसरी स्थिति (III condition) भी दूसरी स्थिति की तरह है । डायोड D_2 फारवर्ड बायस होता है । डायोड D_1 रिवर्स बायस (reverse biased) है अतः आउटपुट Y पर लॉजिक 0 (logic-0) है ।

स्थिति IV (IV condition)

A=1, B=1, Y=1 Fig 10 में देखें ।

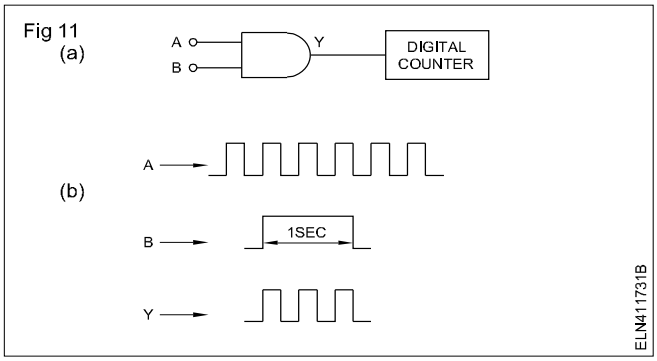


इस स्थिति में दोनों डायोड रिवर्स बायस (reverse biased) होते हैं । इसलिए दोनों डायोड खुले परिपथ (open circuit) की तरह कार्य करते हैं । अतः आउटपुट y +5V लॉजिक 1 (logic-1) स्थिति में है ।

AND गेट एक प्राप्त करने/निवास के रूप में युक्ति (AND gate as an Enable/Inhibit device)

AND गेट का कॉमन अनुप्रयोग (Common application) से प्राप्त करना (enable) (सहमति देता है) एक सिग्नल की स्वीकृति (passage) पल्स वेवफार्म (pulse waveform) एक प्वाइंट से दूसरे प्वाइंट विशेष समय (certain time) में बाँधा डालता है (inhibit) रोकता है (prevent) ।

Fig 11a AND गेट एक सिग्नल की स्वीकृति को कन्ट्रोल करके वेवफार्म A से एक अंकीय काउन्टर है । इस परिपथ का कार्य यह है कि वेवफार्म A की फ्रीक्वेशी को मापता है असहमत पल्स 1 सेकण्ड में एक विश्त जब एनेबल पल्स B पर अधिक है, वेवफार्म A काउन्टर गेट से जाती है तथा जब एनेबल पल्स कम है तो सिग्नल पास नहीं हो पाता Fig 11b में वेवफार्म को देखें।



1 सेकेण्ड समय अन्तराल में एनेबल पल्स, एक वेवफार्म A की संख्या की पल्स AND गेट के काउन्टर द्वारा पास होगी । पल्सों की संख्या काउन्टर के बराबर फ्रीक्वेंशी के वेवफार्म A के द्वारा काउन्ट (गिनती) करते हैं । उदाहरण: यदि 1000 पल्स 1 सेकण्ड समय अन्तराल में गेट से पास होती है एनेबल पल्स, तो वहीं 1000 पल्स/सेकण्ड होगा । इसका मतलब फ्रीक्वेंशी 1000Hz है ।

NOR और NAND संयोजन गेट सर्किट (Combinational gate circuits - NOR and NAND)

NOR गेट (NOR Gate)

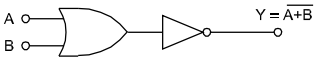
Fig 12a में आउटपुट y, कॉम्प्लीमेन्ट A OR B के बराबर है, क्योंकि परिपथ OR गेट और NOT गेट से मिलकर बना है । अधिक आउटपुट [लॉजिक -1], दोनों इनपुट कम (लो) होने चाहिए [लॉजिक - 0].

OR गेट + NOT गेट = NOR गेट

OR गेट और NOT गेट से मिलकर NOR गेट बनता है इसलिए जो OR गेट का आउटपुट होता है वो NOT गेट का इनपुट होता है ।

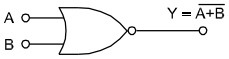
Symbol (Fig 12b) :

Fig 12(a)



ELN411731C

Fig 12(b)



ELN411731C

हम NOR गेट को इस प्रकार परिभाषित कर सकते हैं :

NOR का आउटपुट 0 है, यदि एक इनपुट लॉजिक 1 है केवल जब दोनों इनपुट लॉजिक 0 है तो आउटपुट लॉजिक 1 है ।

सत्य सारणी Truth table

A	B	A + B
0	0	1
0	1	0
1	0	0
1	1	0

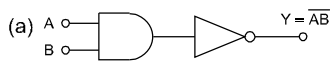
IC7402 एक टी टी एल NOR गेट आईसी है । ये 4 NOR गेट कन्टेन करती है पिन ब्यौरे के लिए, ऑकड़ा पुस्तिका को देखें ।

NAND गेट (NAND gate)

NAND गोट AND गेट और NOT गेट से मिलकर बना होता है जैसा कि Fig 13a. में दिखाया गया है इस गेट से एक लो (कम) आउटपुट (लॉजिक =0), पाते है, सभी इनपुट अधिक (हाई) होंगे तो हाई आउटपुट मिलता है, कोई एक इनपुट अथवा दोनों इनपुट कम (लो) होने चाहिए ।

Fig 13b में NAND गेट के लिए स्टैण्डर्ड सिम्बल को देखें । इन्वर्टर त्रिभुज हटाकर और नॉट को AND-गेट के आउटपुट पर लगायें ।

Fig 13



ELN411731D

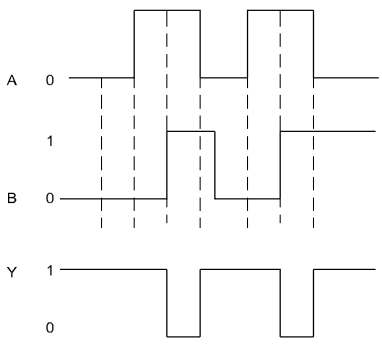
NAND गेट के लिए सत्य सारणी

A	B	$Y = \overline{AB}$
0	0	1
0	1	1
1	0	1
1	1	0

पल्सड् ऑपरेशन (Pulsed operation)

आउटपुट वेवफार्म Y कम (low) है जब केवल समय अन्तराल दोनों इनपुट A और B अधिक (हाई) है । टाइमिंग Fig 14 में देखें ।

Fig 14

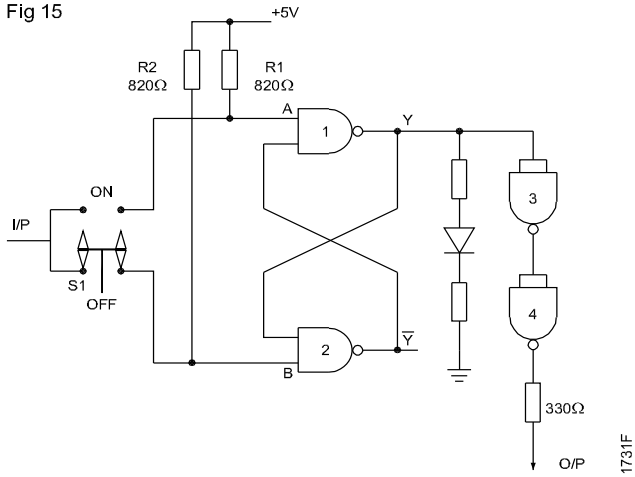


ELN411731E

लॉजिक पल्सर (Logic pulser)

Fig 15 में लॉजिक पल्सर के चित्र को देखें । NAND गेट का परिपथ डिबाउन्सर परिपथ(dibouncer circuit) के साथ जुड़ा है और इसका आउटपुट डबल इन्बटर (Double inver) है । LED, पल्स के ऑन, ऑफ स्टेट को दर्शाती है ।

Fig 15



LOGIC PULSER

ELN411731F

जब स्विच S1 को नहीं दबाते हैं (ऑफ स्थिति) B इनपुट NAND गेट नम्बर 2 को ग्राउण्ड करें अतः आउटपुट लॉजिक हाई देगा यह हाई आउटपुट फीडबैक NAND गेट 1 है, NAND गेट 1 का इनपुट भी अधिक रजिस्टर R_1 (820Ω) और NAND गेट -1 का आउटपुट 'Y' कम पर है । यह लॉजिक कम आउटपुट LED में ऑफ स्थिति और यह लॉजिक कम फिर से इन्वर्टर पर लॉजिक पल्सर NAND गेट 3 के द्वारा और NAND गेट 4 के द्वारा पल्सर ट्रिप पर लॉजिक कम होता है ।

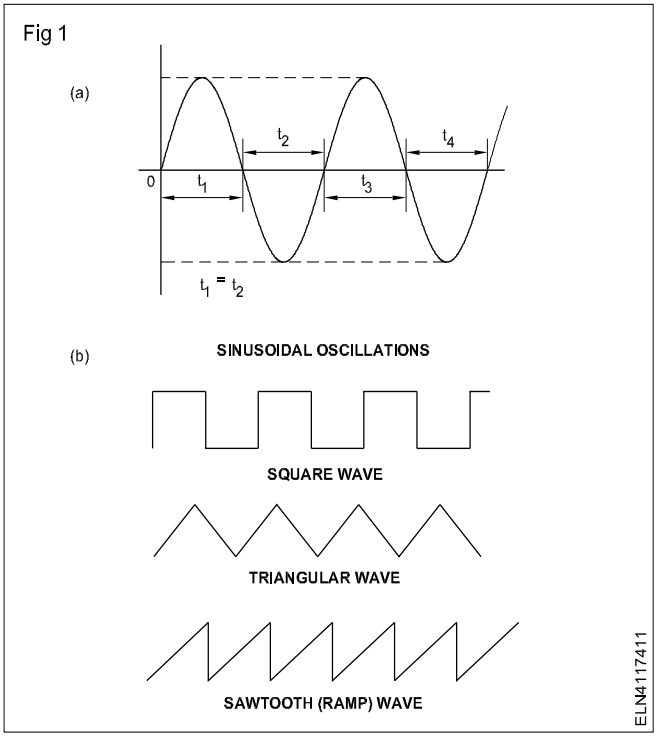
जब स्विच S1 को ऑ करते हैं, NAND गेट के इनपुट A से लॉजिक लो देगा । अतः आउटपुट NAND गेट का लॉजिक हाई होगा । लॉजिक 1 पर 'Y' आउटपुट है, इसलिए LED चमकता है और एक लॉजिक-हाई (अधिक) प्रॉब ट्रिप पर है । Y आउटपुट पर अधिक लिखें, NAND गेट 2 के इनपुट भी लॉजिक हाई पर भी और NAND गेट-2 का आउटपुट कम देता है । स्विच S1 लम्बे समय तक ऑन स्थित में है तो प्रॉब अधिक होती है । जब स्पिंग ऑप स्थिति पर जाती है और आउटपुट वापस एक लॉजिक लो स्थिति पर होता है ।

तरंग आकार-दोलित्र और मल्टीवाइब्रेटर (Wave shapes - oscillators and multivibrators)

उद्देश्य : इस पाठ के अन्त में आप निम्नलिखित कार्य करने योग्य होंगे :

- **दोलित का कार्य सिद्धांत तथा उसका गेईन स्पष्ट करना**
- **RC फेज़-शिफ्ट दोलित का वर्णन करना और आवृत्ति की संगणा करना**
- **हार्टली, कॉलपिट्स और क्रिस्टल दोलिवों की विशेषताएँ, गेइन और आवृत्ति स्पष्ट करना**
- **बाइस्टेबल और मोनोस्टेबल मल्टीवाइब्रेटर का CRO का प्रयोग करते हुए कार्य सिद्धांत स्पष्ट करना।**

दोलित्र (Oscillator): दोलित्र समय के सापेक्ष नियत फैशन में परिवर्तन हाने वाली वोल्टता को उत्पन्न करने के लिये एक परिपथ है। दोलित्र के निर्गत तरंग-रूप, Fig 1a तथा Fig 1b में दर्शाये गये अनुसार समय के बराबर क्रमिक अन्तराल में की तरह से दोहराये जाते है।



दोलित्र का निर्गम तरंग-रूप, Fig 1a में दर्शाये गये अनुसार ज्यावक्रीय (sinusoidal) हो सकता है। ऐसे दोलित्र को ज्या तरंग दोलित्र या सरल आवर्ती दोलिक कहते हैं।

दोलित्र का निर्गत, Fig 1b में दर्शाये गये अनुसार वर्ग, त्रिभुजाकार या आरा-दन्त तरंग रूप का हो सकता हैं। ऐसे दोलित्र को ज्यावक्रेतर दोलित्र (non -sinusoidal) या शिथिलन (relaxation) दोलित्र कहते हैं।

पूर्व में यह वर्णन किया जा चुका है कि प्रतिसंभरण के परिणाम से प्रवर्धक को दोलित्र में बदला जा सकता है। धनात्मक प्रतिसंभरण की कल्पना करने के लिए प्रतिसंभरण के संकेत को निवेशी संकेत के साथ कला में होना चाहिये, जिससे कि वह निवेशी संकेत के साथ जुड़ जायें।

अभ्यास में, दोलित्र में निवेश संकेत होता ही नहीं है लेकिन फिर भी वह ac संकेत को उत्पन्न करता है। दोलित्र में केवल DC आपूर्ति होती है। दोलक परिपथ, dc आपूर्ति के समय स्विचन पर प्रतिरोध में उत्पन्न शोर (noise) का उपयोग करता है, तथा लगातार दोलन करता है।

दोलित्र बनाने के लिए, निम्नलिखित वाछंनीय है;

– एक प्रवर्धक

– एक परिपथ जो निर्गत से निवेशी पर धनात्मक पुनः निवेशन (feed-back) उपलब्ध करें।

पुनः निवेशन के साथ प्रवर्धक की लब्धि निम्नानुसार व्यक्त की जाती है,

$$A_{vf} =$$

kA_V को प्रवर्धक का पाश लब्धि कहते है। प्रर्वधक की स्थिति में जब kA_V के साथ लगा चिन्ह ऋणात्मक हो तो, हर का मान 1 से अधिक होता है। तथा इसलिए Avt का मान सदैव A_V से कम होगा (ऋणात्मक पुनः निवेशन)। लेकिन kA_V का मान अधिक हो तो, जिससे कि वह इकाई पर पहुँचे, तथा यदि kA_V से सम्बंधित चिन्ह ऋणात्मक हो तो हर का मान एक से कम पर घटेगा, तथा इसलिए $A_{Vf,}$ A_V से अधिक होगा।

दोलित्र की स्थिति में, यदि पाश लब्धि kA_V को धनात्मक बनाया जाये अर्थात पश्च संकेत देकर (feeding back signal), जो निर्गत संकेत के साथ कला में है तो, कोई बाहरी निवेशी संकेत न होने के बाद भी निर्गत संकेत होगा। दूसरे शब्दो में प्रवर्धक को धनात्मक पुनः निवेशन से परिर्वतिर्त करके दोलित्र बनाया जाता है जिससे की वह अपने स्वयं का निवेशी संकेत को प्रदाय कर सकें।

उदाहरण (Example)

एक प्रवर्धक का पुनः निवेशन के बिना, वोलटता लब्धि ४० है। वोल्टता लब्धि ज्ञात कीजिए जब, निम्नलिखित मात्रा का धनात्मक पुनः निवेशन प्रयुक्त हो रहा है।

(i) k = 0.01 (ii) k = 0.02 (iii) k = 0.025

हल (Solution)

i) $A_{vf} = \frac{A_V}{1 - kA_V} = \frac{40}{1 - 0.01 \times 40} = \frac{40}{0.6} = 66.7$

ii) $A_{vf} = \frac{A_V}{1 - kA_V} = \frac{40}{1 - 0.02 \times 40} = \frac{40}{0.2} = 200$

(iii) $A_{vf} = \frac{A_V}{1 - kA_V} = \frac{40}{1 - 0.025 \times 40} = \frac{40}{0} = \infty$ (Infinity)

प्रवर्धक कि लब्धि (iii) में, अनन्त हो जाती है, जब पाश की लब्धि $kA_V = +1$ हो। इसे पाश लब्धि के kA_V का क्रांतिक मान कहा जाता है। यह नोट करना महत्वपूर्ण है कि निर्गत वोल्टता अनन्त नहीं हो सकती है। इसके बदले प्रवर्धक, किसी अलग निर्गत की अवश्यकता के बिना दोलित्र कि तरह कार्य करना प्रारंभ करेगा। यदि पुनः निवेशन पथ में वरणात्मक जाल (नेटवर्क) की आवृत्ति हो तो $kA_V = 1$ की आवश्यकता, किसी एक विशिष्ट आवृत्ति पर ही पूरी हो सकती है, जैसे की दोलित्र का निर्गत एक विशिष्ट आवृत्ती पर ही ज्यावक्रीय संकेत होगा। ऐसे दोलित्रों को ज्यातरंग दोलित्र कहते है।

एक सरलतम रूप का ज्यातरंग दोलित्र, कला विस्थापन दोलित्र है। Fig 2 में RC कला विस्थापन दोलित्र का सिद्धान्त दर्शाया गया है।

Fig 2

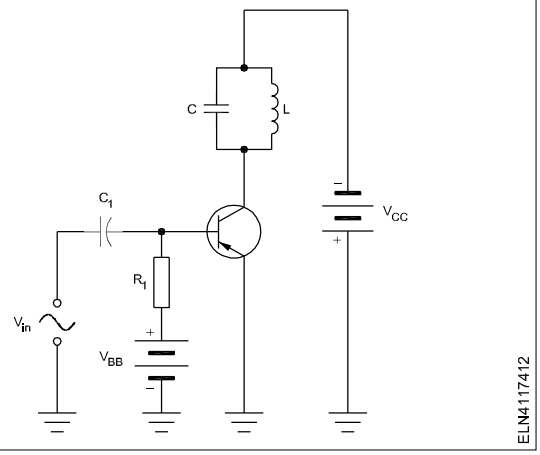


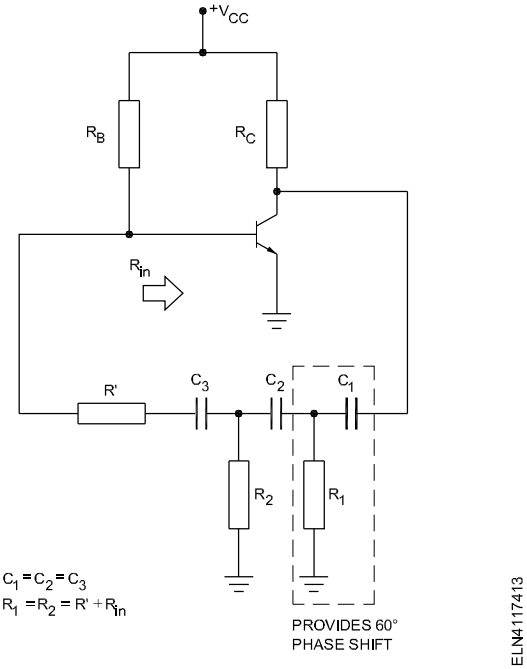
Fig 3 में दर्शाया गया पुनः निवेशन जाल (नेटवर्क) में प्रतिरोधक तथा संधारित्र होते हैं जो 180° के आवश्यक कला विस्थापन को उपलब्ध करते हैं। पुनःनिवेशन जाल में संधारित्र की उपस्थिति के कारण, पुनः निवेशन जाल को ऐसा अभिकल्पित (डिजाइन) किया जाता है, जिससे कि निम्नानुसार दिये जाने वाली विशिष्ट आवृ त्ति पर की 180° का आवश्यक कला विस्थापन उपलब्ध हो,

$$f = \frac{1}{2\pi RC\sqrt{6}}$$

दोलन होने के लिए पूर्ती होने कि दूसरी शर्त यह है की पाश लब्धि kA_V को इकाई के बराबर होना चाहिए। इस शर्त की पूर्ती करने के लिए, चिरसम्मत (classicial) जाल विश्लेपण के प्रयोग से, यह ज्ञात किया जा सकता है कि k के मान को, k = 1/29 होना चाहिए। इसलिए प्रवर्धक A_V की वोल्टता लब्धि को 1/ k से अधिक या 29 से अधिक होना चाहिए, जिससे कि kA_V, 1 के बराबर हो जाए।

ट्रांजिस्टर RC कला विस्थापन दोलित्र (Transistor RC phase shift oscillator): Fig 3 में पुनः निवेशन जाल में प्रतिरोध तथा संधारित्र के प्रयोग से एकल ट्रांजिस्टर कला विस्थापन दोलित्र दर्शाया गया है।

Fig 3



पुनः निवेशन नेटवर्क में R तथा C के तीन विभाग हैं। विशिष्ट आवृत्ति पर प्रत्येक RC विभाग 60° कला विस्थापन का उपलब्ध करता है जिसके परिणाम से 180° कला विस्थापन होता है, जो धनात्मक पुनः निवेशन के लिए आवश्यक है। यह दोलित्र के लिए अवश्यक दो शर्तों में से एक को पूर्ण करता है। Fig 3 में प्रवर्धक स्तर निवेशी प्रतिरोध R_{in} के साथ श्रेणी में पुनः निवेशन प्रतिरोध R^1 के द्वारा पुनः निवेशन संकेत युग्मित किया हुआ है। दोलित्र आवृत्ति को समायोजित करने के लिए प्रतिरोधक R^1 को परिवर्तनीय बनाया जा सकता है। R_C कला विस्थापन जाल के तीन विभागों में से प्रत्येक के लिये 60° कला विस्थापन उत्पन्न करने के लिए यह अवश्यक है कि $C_1 = C_2 = C_3$ तथा $R_1 = R_2 = R' = R_{in}$

दोलिन के लिए अवश्यक दूसरी शर्त, अर्थात पाश लब्धि kA_V को इकाई होना चाहिए, जो Fig 2 में परिपथ से पूर्ण होती है, जब परिपथ में उपयोग हुए ट्रांजिस्टर का β है

$$h_{fe} = \beta = 23 + 29\frac{R}{R_C} = +4\frac{R_C}{R} \qquad \text{.....(2)}$$

जहॉ $R_1 = R_2 = R$

जब β, समीकरण (2) से दिया न्यूनतम मान हैं या Fig 2 में परिपथ से अधिक हो तो, वह दोलन करेगा।

प्रायोगिक ट्रांजिस्टर RC कला विस्थापन दोलित्र

Fig 4 में प्रायोगिक ट्रांजिस्टर RC कला विस्थापन दोलित्र दर्शाया गया है जो, Fig 2 में दर्शाये गये के समान है।

Fig 4 में नोट करें की आवृत्ति के समायोजन के लिए उपयोग हुए प्रतिरोधक R_3 (Fig 2 में R' से व्यक्त किया गया है) RC विभाग के एक प्रतिरोधक के साथ श्रेणी में योजित है। ट्रांजिस्टर के प्रचालन के लिए आवश्यक अभिनति की स्थिरीकरण, प्रतिरोधक R_4 उपलब्ध कराता है।

यह नोट करें की छोटे मान का संधारित्र C_4, निवेशी के साथ समान्तर में योजित है। C_4 का प्रायोजन, अवांछित उच्च आवृत्ति दोलन को भू को उपनिकास करना है। R_3 के मान को, दोलन की आवृत्ति को समायोजित करने के लिए परिवर्तित किया जा सकता है। फिर भी, R_3 से प्राप्त हो सकने वाली विधियों सीमित है।

Fig 4

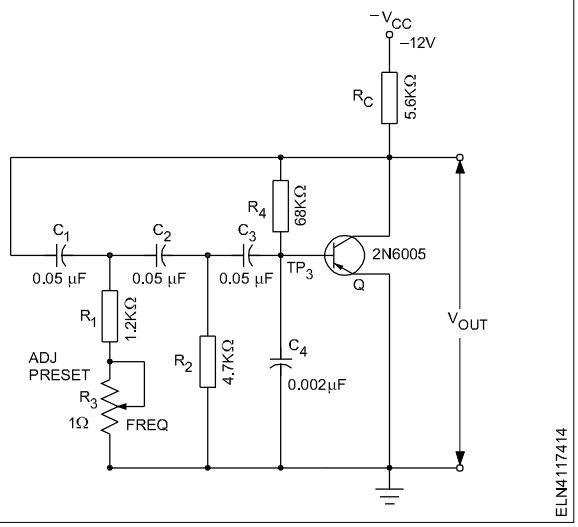


Fig 3 में परिपथ के लिए दोलन की आवृत्ति को निम्नानुसार व्यक्त किया जाता है,

$$f = \frac{1}{2\pi C\sqrt{6R_1^2 + 4R_1R_C}} \quad .....(3)$$

जहॉ $C = C_1 = C_2 = C_3$

Fig 3 के परिपथ में प्रयुक्त ट्रांजिस्टर का β या hfe का न्यूनतम मान निम्नानुसार होना चाहिये।

$$h_{fe} = \beta = 23 + 29\frac{R_1}{R_C} + 4\frac{R_C}{R1}$$

Fig 3 पर घटक के मान का प्रयोग करते हुए, उपयोग हुए ट्रांजिस्टर के β को निम्नलिखित का न्यूनतम होना चाहिये।

$$\beta = 23 + 29\frac{1.2K}{5.6K} + 4\frac{5.6K}{1.2K} = 47.89$$

संकेत: दोलन की आवृत्ति को, R के मान को घटाकर या C के मान को घटाकर, बढ़ाया जा सकता है।

Fig 3 के प्रयोगिक परिपथ में संग्राहक पुनः निवेशन अभिनति को, यह सुनिश्चित करने के लिए उपयोग किया गया है कि ट्रांजिस्टर कभी भी संतृप्त नहीं होगा। ट्रांजिस्टर के DC अभिनति के लिए अन्य अभिनति तकनीक भी उपयोग की जा सकती है, जैसे वोल्टता विभाजक अभिनति। क्योंकि दोलन की आवृत्ति केवल पुनःनिवेशन कला विस्थापन जाल से ही निर्धारित होती है। इसलिए अभिनति प्रतिरोधक पर, दोलन कि आवृत्ति का कोई प्रभाव नहीं होता। नोट करने वाला महत्वपूर्ण बिन्दु यह है कि ट्रांजिस्टर के β को लगातार, दोलन करने के लिए समीकरण 2 में दिए गए न्यूनतम β से अधिक होना चाहिए।

हार्टले दोलित्र (Hartley oscillator)

ज्यावक्रीय या सरल आवर्त (हार्मोनी) का सिद्धात (Principle of sinusoidal or harmonic oscillations): Fig 5a में समान्तर LC अनुनादी परिपथ के रूप में समान्तर पथ संयोजित एक प्रेरेक तथा संधारित्र को दर्शाया गया है। समांतर LC परिपथ को समस्वरित परिपथ या टंकी परिपथ भी कहते हैं।

Fig 5a में जब कुंजी S को स्थिति A में रखा जाता है तो संधारित आवेशित हो जाता है, जिसकी तल प्लेट ऋणात्मक तथा शीर्ष प्लेट धनात्मक होती है। इसका अर्थ है कि विद्युत आवेश के रूप में ऊर्जा संधारित्र में संचित होती है।

जब कुंजी S को, Fig 5b के अनुसार स्थिति B में रखा जाता है तो प्रेरक के माध्यम से संधारित्र निरावेशित होने लगता है तथा L के चारों ओर एक विस्तृरित चुम्बकीय क्षेत्र उत्पन्न करता हैं। क्योंकि प्रेरक में अपने में धारा में तत्कान परिवर्तन को विरोध करने का गुण होता है, इसलिए धारा धीरे-धीरे बनती है।

संधारित्र के एक बार पूर्णतः निरावेशित होने पर, L के चारों ओर बना चुम्बकीय क्षेत्र समाप्त होने लगता है। निपाती (collapsing) चुम्बकीय क्षेत्र L में एक वोल्टता (पश्च-emf) को प्रेरित करता है। यह पश्च- emf, L में से इलेक्ट्रान प्रवाह उसी दिशा में बनाये रखने का प्रयास करता है, जैसे C निरावेशित हो रहा था। अतः प्रेरक में यह पश्च-emf संधारित्र को विरोधी ध्रुवता के साथ आवेशित करना आरंभ करता है, जैसा कि Fig 5c में दर्शाया गया हैं। चुम्बकीय क्षेत्र के पूर्ण समाप्त होने के बाद, Fig 5c में दर्शाये गये अनुसार, C विपरीत दिशा में आवेशित हो जाएगा।

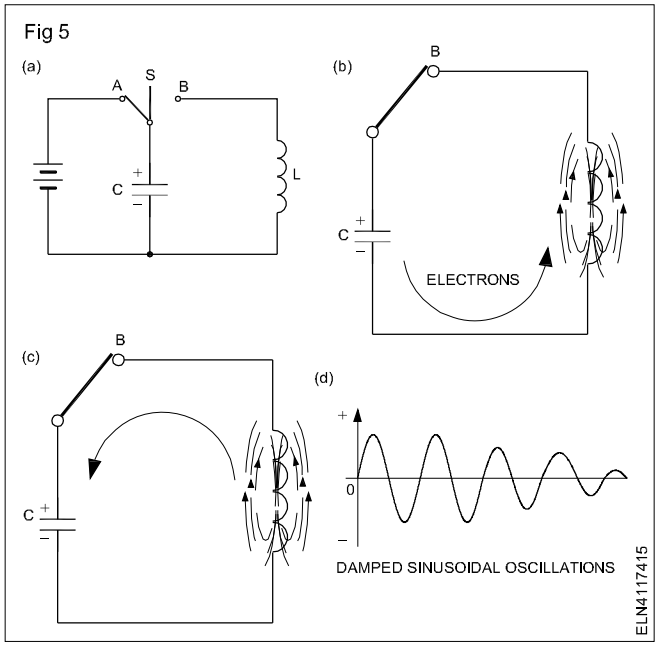
ज्यावक्रीय तरंग-रूप (Sinusoidal wave form): यद्यपि एक प्रायोगिक प्रेरक में प्रतिरोध तथा परिणामी I^2R (ताप हानि) के कारण संधारित्र की हानियों के कारण, दोलन का आयाम धीरे धीरे कम होता (अवमंदित) हैं तथा Fig 5d में दर्शाये गये अनुसार दोलन समाप्त हो जाता हैं।

अनुनादी आवृत्ति द्वारा उत्पन्न दोलन की आवृत्ति को निम्नानुसार व्यक्त किया जाता है।

$$f = \frac{1}{2\pi\sqrt{LC}}$$

आविरत दोलनों के लिए टंकी परिपथ में हानिया को नियंत्रित करना (Overcoming losses in tank circuit for sustained oscillations): दोलनों के अवमंदन को रोकने के लिए, जब परिपथ में प्रदत्त ऊर्जा उपयोग हो चुकी हो तो, यह आवश्यक है कि संधारित्र को पुनःआवेशित करके अधिक ऊर्जा दी जाये। जैसे कि Fig 5a में दर्शाया गया है कि उपयुक्त समय पर A तथा B के बीच, कुंजी S को आनॅ करने से दोलन को बनाये रखा जा सकता है। इस प्रकार से नियत आयाम एवं आवृत्ति की ज्यावक्रीय तरंग-रुप प्राप्त होती है।

LC टंकी परिपथ को अनवमंदित दोलन देते रहे, इसके लिए दूसरी विधि, Fig 6 में दर्शाये गये अनुसार प्रवर्धक के निर्गम में टंकी परिपथ को जोडना है।



DC आपूर्ति V_{BB} से प्रवर्धक विच्छेदित रखा जाता है जो आधार-उत्सर्जक परिपथ को विपरीत अभिनत करता है। एक ज्यातरंग को आधार परिपथ में ऐसे आयाम के साथ अतः क्षेपित किया जाता है जिससे कि संग्राहक धारा, निवेश ज्या तरंग के ऋणात्मक प्रत्यावर्तन के शीर्ष पर प्रवाहित होती हैं। इसमें ट्रांजिस्टर के सग्राहक में LC परिपथ को उत्तेजित करता है तथा टंकी दोलन जारी रहता है। यदि निवेश ज्यातरंग की आवृत्ति वहीं हो जो टंकी परिपथ के दोलन की आवृत्ती है तो, LC टंकी में दोलन बने रहेगें।

Fig 7 में परिपथ का संशोधित रूप Fig 6 में दर्शाया गया है। Fig 5a में ट्रांजिस्टर प्रवर्धक इस तरह से जोड़ा है कि वह किसी बाह्य संकेत की आवश्यकता के बिना अवमंदित दोलन कर सकता है। ऐसे परिपथ को दोलित्र कहते हैं।

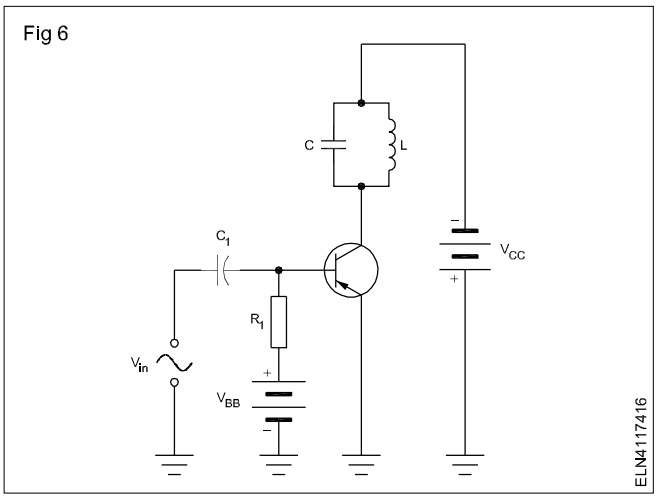


Fig 7 पर दोलित्र परिपथ को संपोषक (tickler) - कुण्डली दोलित्र कहते हैं। यहॉ L_1 प्रेरणिक रूप L से युग्मित है। जब परिपथ को शक्ति प्रथम बार चालू की जाती है तो ट्रांजिस्टर में धारा प्रवाहित है। धारा L में से जैसे प्रवाहित होती है, तो वह L_1 में वोल्टता को प्रेरित करती है, जो ट्रांजिस्टर के आधार से युग्मित तथा प्रवर्धित होता है। यदि पुनः निवेशन वोल्टता की कला (फेस) सहायक हो तो संग्राहक धारा में वृद्धि होगी। इस क्रिया से अधिक धारा स्पन्द संघटित होती है, जो LC टंकी को दोलनों के लिए उत्तेजित करती है। L_1 द्वारा ट्रांजिस्टर के आधार का प्रदत्त संकेत, उसी आवृत्ति की ज्यातरंग होती है, जैसा LC परिपथ में होती है तथा लगातार दोलन करने के लिए उचित कला में है। इस प्रकार आधार में प्रेरित संकेत दोलित्र को एक बाह्य निवेश की आवश्यकता को समाप्त करता हैं तथा परिपथ की जब तक DC शक्ति चालू रहती हैं, तो LC टंकी तब तक दोलन करेगी।

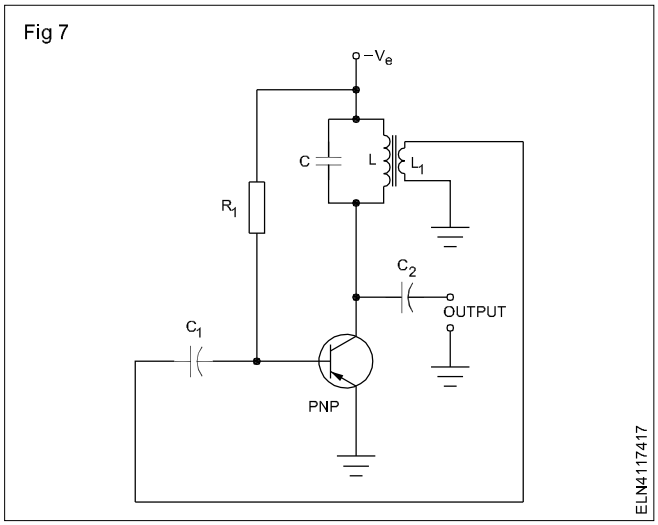


Fig 7 में प्रवर्धक को उचित कला का दिया पुनः निवेश, जिससे कि दोलन लगातार बने रहे, इसे धनात्मक पुनः निवेशन या पूर्वयोजित पुनः निवेशन कहा जाता है।

बार्क हाउजन निकष (Barkhausen Criterion): प्रवर्धक अपने आप दोलित हो इसका, गणितीय विश्लेशण नीचे दिया गया है:

- Fig 7 में दर्शाये गये प्रवर्धक में, माने की प्रवर्धक की लब्धि A तथा पुनः निवेशन गुणक β है। यदि $A\beta$ का गुणफल 1 ($A\beta<1$) से कम है तो निर्गम संकेत अवमंदित दोलन होगा जो Fig 8a में दर्शाये गये अनुसार समाप्त हो जायेगा।
- यदि $A\beta>1$ हो तो निर्गम वोल्टता Fig 8b में दर्शाये गये अनुसार बनेगी। ऐसे दोलनों को वर्धिन दोलन (growing oscillations) कहते हैं।
- यदि $A\beta = 1$ तो दोलन का निर्गम आयाम स्थिर रहेगा जैसा Fig 8c में हैं।

जब पुनः निवेशन धनात्मक (पूर्वयोजित) हो तो पूनः निवेशन (A_1) के साथ प्रवर्धक की कुल लब्धि निम्नानुसार होगी,

$$A_f = \frac{A}{1 - A\beta}$$

जब $A\beta = 1$ तो समीकरण का हर, शून्य होगा, अतः A_f = अनंत। लब्धि का अनंत होने का अर्थ यह है कि किसी निवेश के बिना, निर्गत उपलब्ध है। अर्थात अर्थात प्रर्वधक दोलित्र बन जाता है। यह शर्त $A\beta=1$ को दोलनों के लिए बार्क हाउजन निकष कहते हैं।

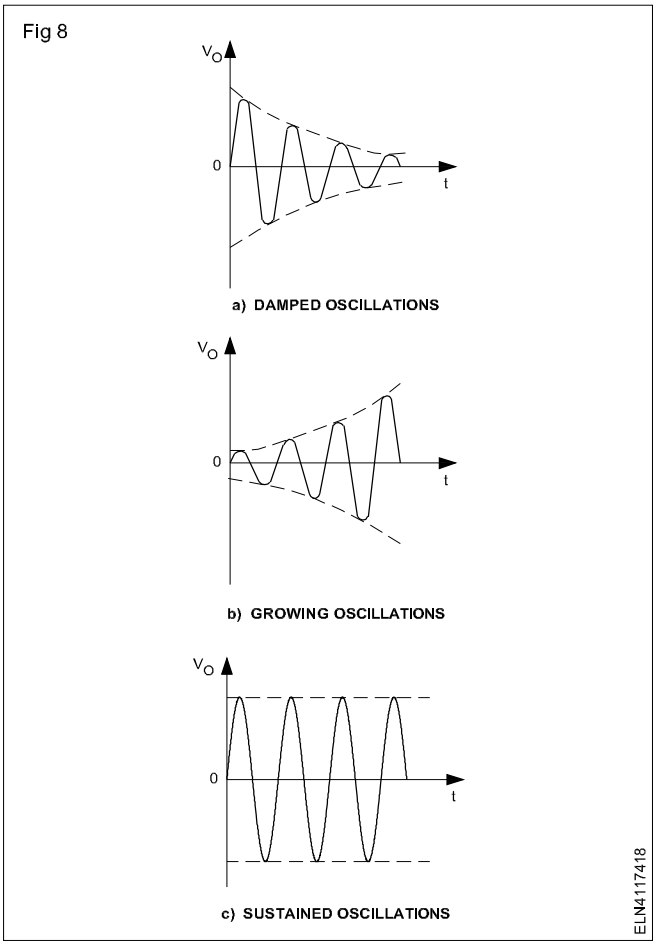


Fig 8

संक्षेप में, एक दोलित्र की मूल आवश्यकता निम्नलिखित है;

- एक स्थिर DC शक्ति आपूर्ति स्त्रोत
- एक प्रवर्धक
- निर्गम से निवेश को एक पूर्वयोजित (धनात्मक) पुनः निवेशन
- दोलन की आवृत्ति को निर्धारित करने के लिए एक LC टंकी परिपथ।

दोलित्रों के लिए प्रवर्तन संकेत (Starting signal for oscillators): जैसा कि ऊपर वर्णन किया गया है कि एक बार जब प्रवर्धक का पुर्नयोजी पुनः निवेश दिया जाता है तो दोलित्र एक निवेश संकेत के बिना प्रत्यावर्ती निर्गत वोल्टता देता है। लेकिन प्रायोगिक दोलिक परिपथ में, दोलन चालू करने के लिए कोई प्रवर्तन निवेश संकेत उपलब्ध नहीं होता है। फिर भी, दोलित्र परिपथ संकेत उत्पन्न किया जाता हैं। परिपथ में उपयोग प्रतिरोधकों में इलेक्ट्रान की यादृच्छिक (random) गति के कारण ऐसी रव (Noise) वोल्टताएं उत्पन्न होती है।

रव वोल्टता में छोटे आयाम कि लगभग सब ज्यावक्रीय आवृत्तियां होती है। फिर भी, वह प्रवर्धित रव पुनः निंवेश नेटवर्क को चालित करता है, जो कि अनुनादी टंकी परिपथ होता है। इस समस्वरित टंकी परिपथ के कारण, विशेष आवृत्ती f_r पर पुनः निवेश वोल्टता Aβ अधिकतम होती है, जो दोलित्रों की आवृत्ति होगी। इसके अतिरिक्त, धनात्मक पुनः निवेश के लिए आवश्यक कला विस्थापन, केवल इस आवृत्ति f_r पर ीक से होती है। अतः रव वोल्टता में चाहे कई आवृत्ति घटक हो, फिर भी दोलित्र के निर्गम में एक ही ज्यावक्रीय आवृत्ती f_r, टंकी परिपथ के अनुनादी आवृत्ति होगी।

संक्षेप में, दोलित्र के साथ प्रवर्तन करने तथा अविरत दोलनों की दोलित्र परिपथ की निम्नलिखित आवश्यकताये हैं

- उसमे धनात्मक पुनः निवेशन होना चाहिए।
- प्रारंभ में लूप लब्धि गुणक Aβ >1 होना चाहिए।
- परिपथ को दोलन आरंभ करने के बाद लूप लब्धि गुणनफल Aβ को घटकर एक होना तथा एक ही रहना चाहिए।

हार्टले दोलित्र (Hartley oscillator): हार्टले दोलित्र, एक सरलतम प्रकार का ज्यावक्रीय दोलित्र है, जो Fig 9a तथा Fig 9b में दर्शाया गया है। Fig 9a में श्रेणी-प्रदत्त हार्टले दोलित्र दर्शाया गया है। यह परिपथ, Fig 7 में दर्शाये संपोषक (टिकलर) कुण्डली दोलित्र के समान है, लेकिन टिकलर परिपथ कुण्डली L_1, भौतिक रूप से L से जुड़ी होती है तथा इसप्रकार L का एक भाग है (स्व-ट्रांस्फार्मर की तरह)। इस दोलित्र को श्रेणी प्रदत्त कहते हैं क्योंकी उत्पन्न उच्च आवृत्ति के दोलन तथा DC पथ समान हैं, ीक वैसे ही जैसे वे श्रेणी परिपथ में होते हैं। श्रेणी-प्रदत्त हार्टले दोलित्र को उनके दोलनों की निर्बल स्थिता के कारण वरीयता नहीं दी जाती हैं।

Fig 9b में समान्तर-प्रदत्त हार्टले दोलित्र है, जिसे रेडियो रिसीवर (ग्राही) सामान्यतः उपयोग होता है। समान्तर-प्रदत्त हार्टले दोलित्र अपने दोलनों की उच्च स्थिरता के लिए प्रसिध्द है।

Fig 9b का परिपथ वास्तव में लगातार दोलन करने के लिए धनात्मक (पुनः उत्पादन) पुनः निवेशन के साथ, एक प्रवर्धक है। संधारित C_2 तथा प्रेरिक L_2, संग्राहक में परिपथ के भूयोजन के लिए RF धारा के लिए पथ बनाते हैं। RF धारा, L_2 के द्वारा L_1 में दोलन बनाए रखने के लिए उचित कला तथा आयाम की वोल्टता प्रेरित करती है।

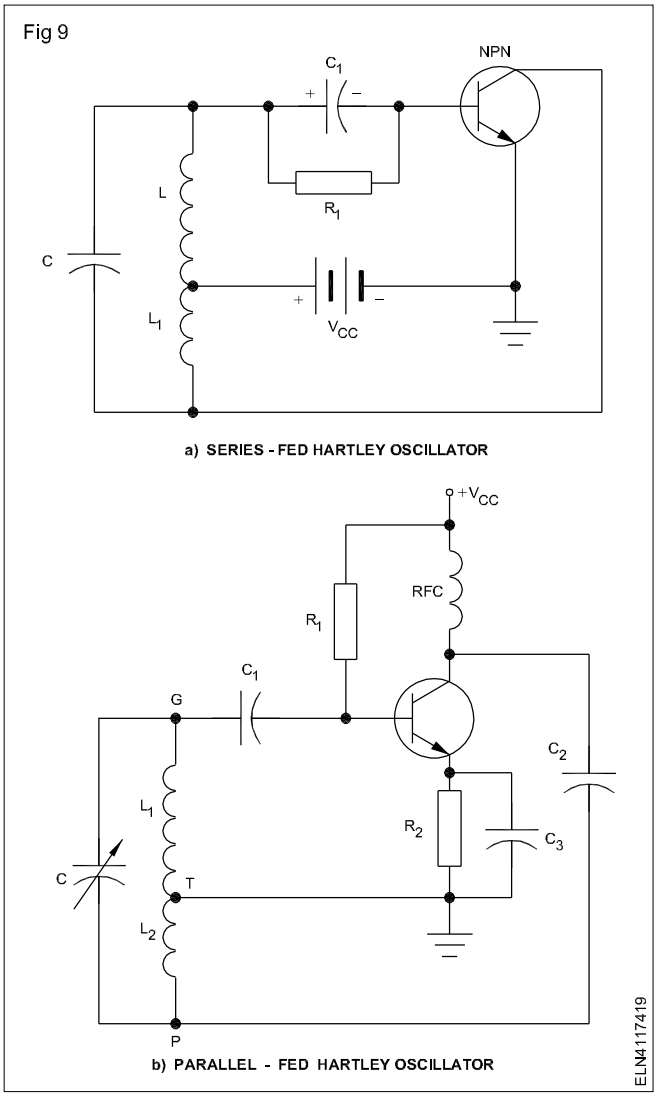
L_1 तथा L_2 की संधि पर टैप की स्थिति यह ज्ञात करती है कि आधार परिपथ को कितना संकेत पुनःर्निवेशित किया जाना है।

संधारित्र C तथा प्रेरित L_1+ L_2 दोलित्र का अनुनादी टंकी परिपथ बनते हैं, जो दोलनों की आवृत्ति को ज्ञात करता है। दोलित्र की विभिन्न आवृत्तियों के समस्वरण के लिए संधारित्र C को परिवर्तनी संधारित्र बनाया जा सकता है। C_1 तथा R_1, RC परिपथ बनाते हैं जो धारा पर अभिनति वोल्टता उत्पन्न करते हैं।

संग्राहक पर एक RF चोक, उच्च आवृत्ति AC संकेत को V_{CC} आपूर्ति से बाहर रखता हैं। सस्ते दोलित्र परिपथों में RF चोक के बदले प्रतिरोधक लगाया जाता है। उत्सर्जक में जुड़े प्रतिरोधक R_2, DC स्थिरीकरण देता हैं। AC पुनरोत्पादन रोकने के लिए C_3 से R_2 को उपनिकास किया जाता है।

हार्टले दोलित्र कुण्डली में तीन सम्बंधन होते हैं। ये सामान्यतः कुण्डली पर अंकित होते हैं। यदि ऐसा नहीं हो तो इन्हें प्रतिरोध के जाँच से पहचानना संभव है। Fig 10 में दर्शाया गए T तथा G टैपों के बीच प्रतिरोध, T तथा G के बीच के प्रतिरोध से कम होता है। यदि कुण्डली सम्बंधन ीक तरह से न बने हो तो दोलित्र कार्य नही करेगा।

Fig 9



दोलित्र आवृत्ति की जॉच करना (Checking oscillator frequency): यदि L ($L=L_1+L_2$) तथा C का मान ज्ञात हो तो सूत्र का प्रयोग करके दोलित्र की आवृत्ती परिकलित की जा सकती हैं।

$$f = \frac{1}{2\pi\sqrt{LC}}$$

जहॉ f हर्टज में, L हेनरी में तथा C फैरेड में हैं। दोलित्र की आवृत्ति दो तरह से मापी जा सकती हैं।

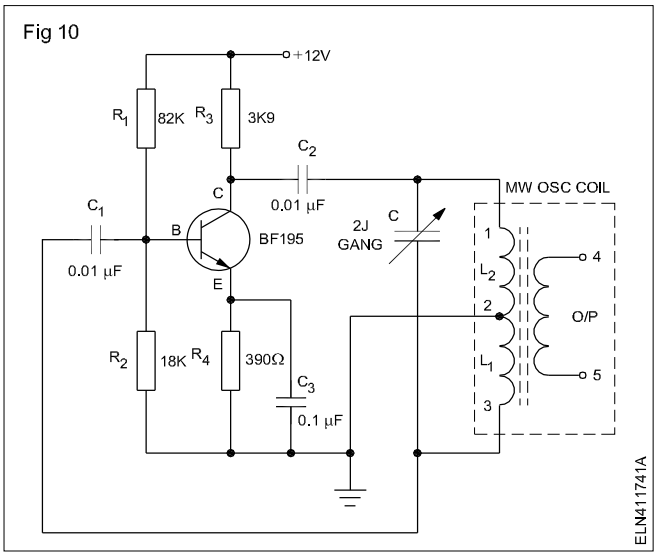
- सीधे पन आवृत्ति मापी के प्रयोग से, जिसे आवृत्ति गणक भी कहते हैं, जो बहुत परिशुद्ध, प्रसिद्ध तथा प्रयोग में सरल हैं।
- तरंग-रूप की अवधि को मापने के लिए अंशांकित समय आधार वाले दोलनदर्शी का प्रयोग करके। मापी गई अवधि के सूत्र के प्रयोग द्वारा। आवृत्ति परिकलित की जा सकती हैं।

$$f = \frac{1}{t}$$

जहॉ f हर्टज (Hz) में आवृत्ति तथा t सैकेंड मे समय अवधि (आवर्तकाल) है।

दोलनों तथा बर्कहाउजन अपकर्ष के लिए स्थितियों पर आगे विवरण के लिए इस पुस्तक के लिए संदर्भ पुस्तकों को निर्दिष्ट करें। Fig 10 में एक

Fig 10



प्रायोगिक हार्टले दोलिक परिपथ दर्शाया गया है, जिसमें L के रूप में मध्यम-तरंग दोलक कुण्डली का प्रयोग किया हैं।

L के लिए मध्यम तरंग दोलित्र या कुण्डली के प्रयोग का लाभ यह है कि कुण्डली के द्वितीयक कुण्डलन (4 तथा 5) से निर्गत लिया जा सकता है। प्रयुक्त ट्रांजिस्टर, एक सिलिकन उच्च आवृत्ति ट्रांजिस्टर (BF श्रेणी) है क्योकी दोलिक आवृत्ती 1MHz के परास में है।

DC स्थितियां बनाने के लिए विभाजक अभिनति लगाई जाती है, जिससे कि प्रवर्धन वर्ग A की तरह कार्य करें। भारी पुनः निवेशन (अधिक β) के साथ, अधिक पुनः निवेशन संकेत ट्रांजिस्टर के आधार को संतृप्ती तथा विच्छेद करता हैं। यह बडा पुनः निवेश संकेत आधार पर ऋणात्मक DC क्लैम्पिंग उत्पन्न करता है तथा वर्ग A से वर्ग C में प्रचालन बदलता हैं।

इससे ऋणात्मक क्लैम्पिंग से AB का मान को 1 पर स्वतः समायोजित हो जाता है। यदि पुनः निवेशन बहुत अधिक हो तो इसके परिणाम से विविधत शक्ति हानी के कारण निर्गत वोल्टता में कुछ कमी होगी।

जब आप एक दोलित्र बनाए तो आप निर्गत वोल्टता को अधिकतम करने के लिए पुनः निवेशन की मात्रा को समायोजित कर सकते हैं। इसके लिए युक्ति यह है कि सब स्थितियो (ट्रांजिस्टर तापमान, वोल्टता आदी) के अन्तर्गत प्रवर्तन के लिए पर्याप्त पुनः निवेशन का प्रयोग किया जायें। लेकिन इतना अधिक नही कि आप आवश्यकता से अधिक निर्गम की हानी करें।

गैंग संधारित्र (C_4) के गैंग की शॉफ्ट की स्थिति को परिवर्तित करते हुए Fig 6 के दोलित्र परिपथ के दोलिनों की आवृत्ती को परिवर्तित कर सकते हैं ।

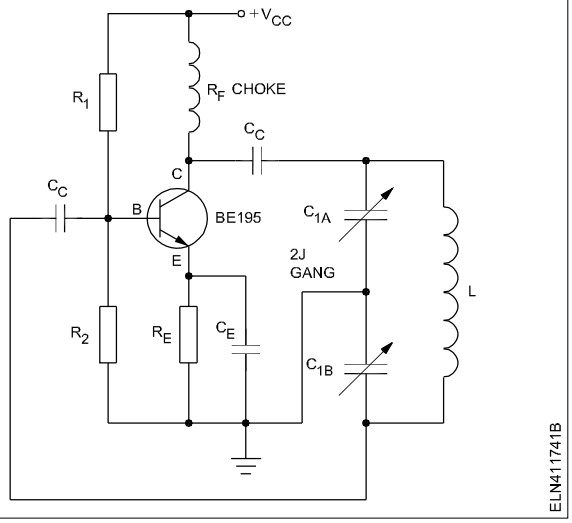
कालपिट दोलित्र (Colpitt's oscillator): कालपिट दोलित्र एक अन्य प्रकार का ज्यावक्रीय दोलित्र या सरल आवर्ती (हार्मोनिक) दोलित्र है जो दोलनों के लिए टंकी परिपथ का प्रयोग करता है। कालपिट दोलित्र बहुत प्रसिद्व है तथा व्यापारिक संकेत जनित्रों तथा संचार ग्राहियों में बहुत उपयोग होते है।

Fig 11 में दर्शाया प्ररूपी कालपिटस दोलित्र, हार्टले दोलित्र के सामान है। अन्तर केवल यह है कि कालपिट दोलित्र में टंकी के लिए विपाटित

संधारित्र का प्रयोग होता है, जबकी हार्टले दोलित्र में विपाटक प्रेरित्र उपयोग होता है।

Fig 11 में दशार्य गये समान्तर-प्रदत्त या समान्तर-पथ-प्रदत्त कालपिटस दोलित्र, सामान्य उत्सर्जक विन्यास का प्रयोग करता है। वोल्टता विभाजक से संधारित्र C_{1A} तथा C_{1B} पुनर्निवेश संकेत उपलब्ध कराते थे। C_{1B} को आरपार वोल्टता पतन, पुनर्निवेश वोल्टता को ज्ञात करता है। इस परिपथ में अन्य सभी पुर्जे का फलन वही है, जैसा कि हार्टले परिपथ में है।

Fig 11



कालपिट दोलित्र के दोलनों की आवृत्ति को निम्नानुसार दिया जाता है

$$f = \frac{1}{2\pi\sqrt{LC}}$$

जहॉ

f दोलन की आवृत्ति हार्टज में है।

L कुण्डल का प्रेरकत्व हेनरी में है

C कुल धारिता फैरड में है जो निम्नानुसार है

$$C = \frac{C_{1A} \times C_{1B}}{C_{1A} + C_{1B}}$$

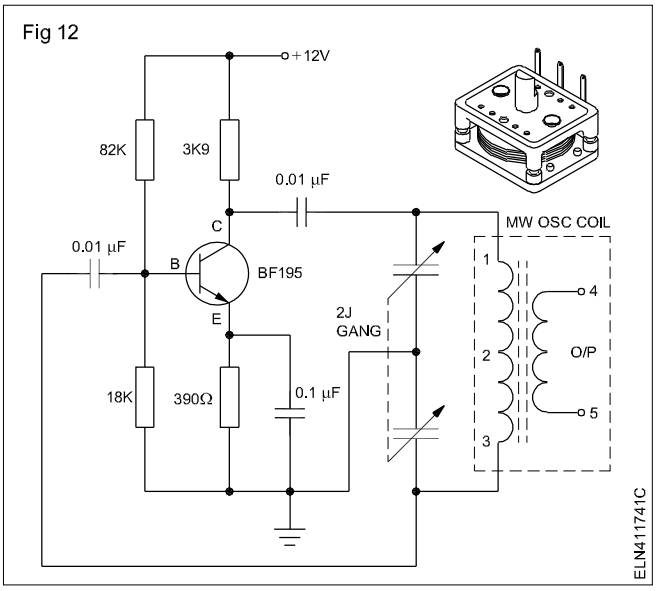
C_{1A} तथा C_{1B} के लिए लघु समूहित (मिनिएचर) संधारित्र के प्रयोग से दोलन की आवृत्तियों को बदला जा सकता है।

समूहित संधारित्र की शॉफ्ट को परिवर्तित करके C_{1A} तथा C_{1B} दोनों संधारित्र परिवर्तित होते है तथा इस तरह से दोलित्र के दोलनों की आवृत्ति में विभिन्नता होती है।

1MHz से अधिक आवृत्तियां को उत्पन्न करने के लिए सामान्यतः कालपिट दोलित्र उपयोग होते है।

C_{1A} तथा C_{1B} के लिए समूहित संधारित्र तथा L के लिए माध्यम तरंग दोलित्र कुण्डली का प्रयोग करता प्रायोगिक कालप्टि दोलत्र परिपथ Fig 12 में दर्शाया गया है।

Fig 12



क्रिस्टल दोलित्र (Crystal oscillators): LC दोलित्र परिपथों जैसे हार्टले तथा कालपिट में आवृत्ति अस्थिरता की समस्या होती है। LC दोलित्र में आवृत्ति स्वल्पामाओं का मुख्य कारण है टंकी परिपथ के प्रेरकत्व तथा धारिता के मान में परिवर्तन है जो ताप बदलने के कारण होता है। जैसे ही तापमान बढ़ता या घटता है तो L तथा C के मान विचलित होते है, जिससे परिपथ वांच्छित अनुनादी आवृत्तिय से भिन्न आवृत्ति पर दोलन करता है। आवृत्ति विचलन के अन्य कारण है, ट्रांजिस्टर की लीड्स, अन्तः इलेक्ट्रोड तथा वायरिंग धारिताएं।

उच्च Q कुण्डलों तथा अच्छे गुण के संधारित्रों के प्रयोग से आवृत्ति स्वल्पांतर की समस्या मुख्यतः हल की जा सकती हैं। लेकिन सामान्य प्रेरको तथा संधारित्रों के साथ कुछ सौ से अधिक Q के मान को प्राप्त करना बहुत कनि या असंभव है।

रूढ़ समस्वरित परिपथ के स्थान पर स्फटिक (Quartz) क्रिस्टल के उपयोग से आवृत्ति की स्थिरता में बहुत सुधार प्राप्त किया जा सकता है। ऐसे दोलित्र परिपथो को क्रिस्टल नियंत्रित दोलित्र कहा जाता है।

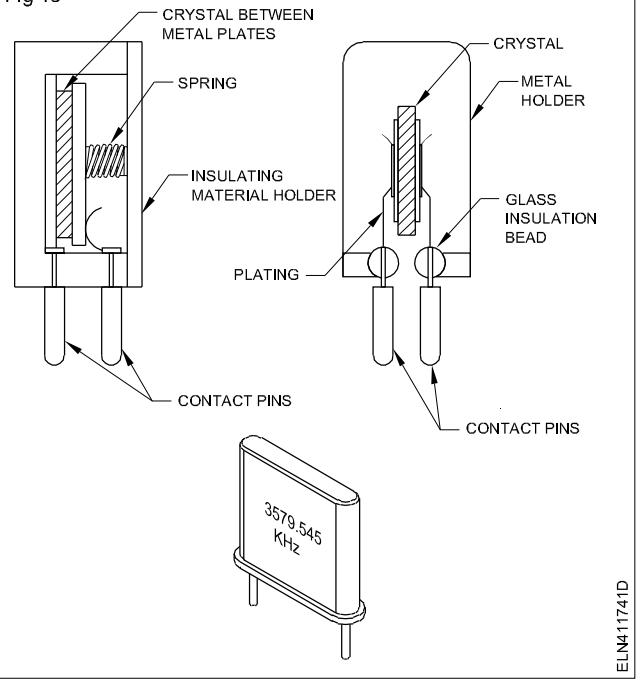
दाब-विद्युत प्रभाव (Piezo-electric effect): यह पाया गया कि कुछ क्रिस्टल जैसे स्फटिक तथा रोशेल साल्ट विशेष गुण प्रदर्शित करते है, जिसे दाब-विद्युत गुण कहते है। एक स्फटिक क्रिस्टल पतले तुषारित कॉच खण्ड की तरह दिखता है जिसे सामान्यतः ¼ से 1 इंच वर्गो में काटा जाता है जैसा Fig 13 में दर्शाया गया है।

जब ऐसे क्रिस्टल को दो स्पाट धातु के प्लेटों के बीच रखकर तथा एक साथ दबाया जाता है तो, प्लेटो के बीच में एक छोटा विद्युत वाहक बल (emf) विकसित होगा है जैसे कि क्रिस्टल उस क्षण के लिए बैटरी बन गया हो। जब प्लेटों को हटाया जाता है तो, क्रिस्टल अपने पूर्व आकार में स्प्रिंग की तरह वापिस आता है तथा दो प्लेटो के बीच में विपरीत ध्रुवता का विद्युत-वाहक बल उत्पन्न होता है। इस तरह से, क्रिस्टल यांत्रिक ऊर्जा/ बल, विद्युतीय ऊर्जा में बदलते हैं। इस गुण का प्रयोग ग्रामाफोन रिकार्ड के लिए पिक अप में किया जाता है। ग्रामाफोन रिकार्ड में जब कोई सुई ग्रामोंफोन खॉचों पर चलती है तो छोटे यांत्रिक कम्पन उत्पन्न होते हैं। ये कम्पनमान बल पिक अप टर्मिनलों पर अंकित ध्वनि को निरूपित करते हैं, अनुरूपी वोल्टता उत्पन्न करते है।

क्रिस्टल के उपरोक्त गुण के अतिरिक्त जब क्रिस्टल के दो प्लेटो के आरपार विद्युत वाहक बल दिया जाता है तो क्रिस्टल अपने सामान्य आकार से परिवर्त होता है। इस तरह से ये क्रिस्टल विद्युत ऊर्जा को यांत्रिक ऊर्जा में भी परिवर्तित करते है।

क्रिस्टल के उपरोक्त दो पारस्परिक क्रियाओं को दाब-विद्युत प्रभाव कहते है। क्रिस्टल होल्डर में रखे हुए ऐसे क्रिस्टल को Fig 13 में दर्शाया गया है।

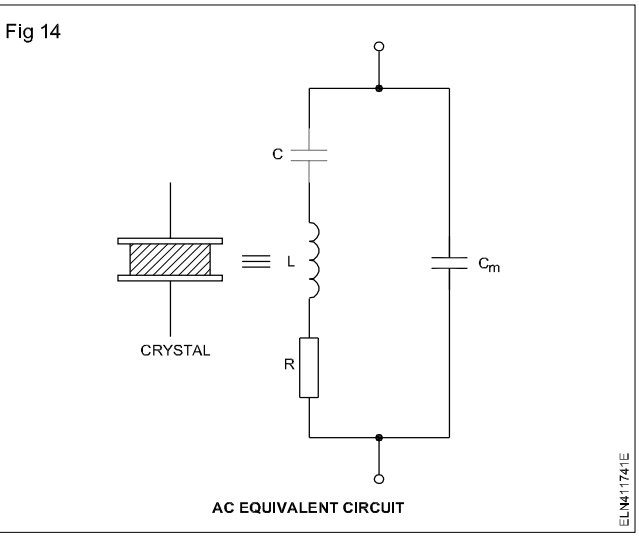
Fig 13



दाब-विद्युत गुण वाले अनेक क्रिस्टलों के बीच, क्वार्टर्ज क्रिस्टल सबसे प्रसिद्व है क्योंकि इस क्रिस्टल में यांत्रिक दोलन चालू किये जाते है तथा दोलन को समाप्त होने में अधिक समय लगता हैं। अतः क्वार्टज क्रिस्टल बहुत उच्च यांत्रिक Q के होते है।

जहां तक विद्युत गुणों का सम्बंध है, एक क्वाटर्स क्रिस्टल, Fig 14 में दर्शाये गए LC अनुनादी परिपथ के तुल्य है।

Fig 14



L, R, C तथा C_M के मान क्रिस्टल के भौतिक आकार पर तथा क्रिस्टल को मूल द्रव्य में से कैसे काटा गया है पर निर्भर करता है। धारितीय C_M आरोहण की धारिता को प्रदर्शित करता है। इलेक्ट्रॉनिक परिपथों में क्रिस्टल का प्रयोग करने के लिए, उसके दो फलकों पर दो चालक इलेक्ट्रोड रखें जाते है। तब इन इलेक्ट्रोडों के साथ योजी तारों को जोड़ा जाता है। जब सिरो को दोलयमान वोल्टता के स्त्रोत से जोडा जाता है तो क्रिस्टल में यांत्रिक कम्पन उत्पन्न होते है। यदि दोलक वोल्टता की आवृत्ति, क्रिस्टल की अनुनादी आवृत्ति के निकट हो तो क्रिस्टल, दोलायमान वोल्टता पर, क्रिस्टल की दोलायमान आवृत्ति के अनुरूप होने पर बल देता है। अतः दोलन में, LC अनुनादी परिपथ के स्थान पर क्रिस्टल का प्रयोग करने से, दोलन की आवृत्ति लगभग पूर्णतः क्रिस्टल द्वारा निधारित की जाती है। 20,000 से अधिक मं Q का मान को सरलता से उपलब्ध क्रिस्टलो से सरलता से प्राप्त किया जा सकता है, जिसके फलस्वरूप उच्चतम स्थिर दोलायमान आवृत्ति प्राप्त होती है।

अतः जब दोलन की आवृत्ति की यर्थाथता तथा स्थिरता महत्वपूर्ण हो तो, हार्टले या कालपिट दोलित्र के बदले क्वार्टज क्रिस्टल दोलित्र प्रयोग किया जाता है। क्रिस्टल की आवृत्ति का परास सामान्यतः 0.5 से 30MHz के बीच होता है।

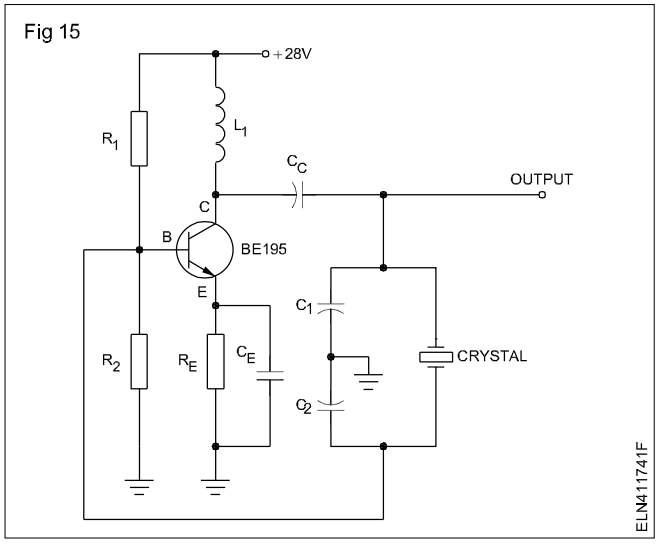
संवेदन क्रिस्टल दोलित्र (Pierce crystal oscillator): Fig 15 में दर्शाये गये संवेदन क्रिस्टल दोलित्र का प्रयोग प्रायः किया जाता है क्योंकि इसमें बहुत कम घटकों की आवश्यकता होती है तथा इसकी अच्छी आवृत्ति स्थिरता होती है।

संवेदन क्रिस्टल दोलित्र कोलपिट के समान होता है लेकिन इसमें प्रेरणिक कुण्डली क्रिस्टल से बदली जाती है। यहां संग्राहक के आरपार क्रिस्टल तथा ट्रांजिस्टर के आधार (टर्मिनल) अन्तस्तंहो दोलन की आवृत्ति को ज्ञात करते है। कॉलपिट दोलित्र की तरह संधारित्र C_1 तथा C_2 पुनर्निवेश के लिए संधारित्र वोल्टता विभाजक बनाते है। C_2 के आरपार AC वोल्टता आधार को आवश्यक धनात्मक पुनः निवेश उपलब्ध कराती है।

Fig 15 में, क्रिस्टल प्रेरक की तरह कार्य करता है जो C_1 तथा C_2 के साथ अनुनादी होता है। आधार परिपथ में, R_1, R_2 विभाजक V_{CC} से अग्र अभिनति वोल्टता प्रदत्त करता है। उत्सर्जक परिपथ में $R_E C_E$ संयोजन से अभिनति स्थायीकरण उपलब्ध होता है।

Fig 15 में, यदि क्रिस्टल की अनुनादी आवृत्ति, माना 3579.545Hz हो तो, दोलित्र उसी आवृत्ति पर दोलन करेगा तथा 3579.545Hz का ज्यावक्रीय निर्गत देता हैं।

Fig 15



क्रिस्टल दोलित्र का प्रयोग सामान्यतः निम्न में किया जाता है,

- चल रेडियो ट्रांस्मीटर तथा ग्राही (receiver)
- परीक्षण के उपकरण जैसे संकेत जनित्र जहां सही आवृत्ति तथा अति उच्च आवृत्ति स्थाईकरण अत्यंत महत्वपूर्ण है।
- क्रिस्टल नियंत्रित दोलित्रों में आवृत्ति अल्पांतर 1Hz प्रति 10^6 Hz से कम होगा।

मल्टीवाइब्रेटर (Multivibrator)

अस्टेबल मल्टी वाइब्रेटर की वृद्धि से जिसे पुनरावृत्तीय पल्स वेव आऊटपुट से देता है, दूसरे प्रकार के मल्टी वाइब्रेटर जिसे आचरण के ऊपर निर्भर कर वर्गीकृत किया है जोकि बहु वाइब्रेटर के दो स्तरों ऑन तथा ऑफ स्टेट को आपस में बदल कर करते हैं । वे हैं :

मोनो-स्टेबल बहुवाइब्रेटर (Mono-stable multivibrator) (एक स्टेबल स्टेट होता है)

बाइस्टेबल बहुवाइब्रेटर (Bistable multivibrator) (दो स्टेबल स्टेट होता है)

मोनोस्टेबल बहुवाइब्रेटर (Monostable Multi-vibrator)

Fig 16 में प्रतीकात्मक मोनो-स्टेबल बहु-वाइब्रेटर भी मोनो शॉट अथवा एक शॉट के नाम से जानते हैं ।

एक मोनोशॉट एक स्टेबल स्टेट के साथ एक ट्रान्जिस्टर संचालित करना तथा दूसरा ऑफ (बन्द) करना । यह स्टेट केवल अस्थायी रूप से (temporarily) दिये गये इनपुट पल्स (pulse) के द्वारा बदल सकते हैं जिसे साधारणतया ट्रिगर पल्स (trigger pulse) के नाम से जानते हैं ट्रिगर पल्स से ट्रांजिस्टर जिसे ऑफ कर देता है । लेकिन इसमें बदलाव स्टेट वापस पीछे से ओरिजनल स्टेबल स्टेट के बाद R तथा C के मान द्वारा एक पीरियड समय अन्तराल में बदलाव करते हैं ।

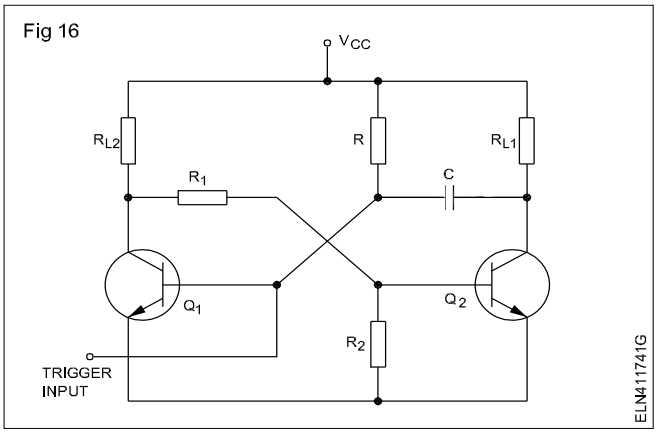
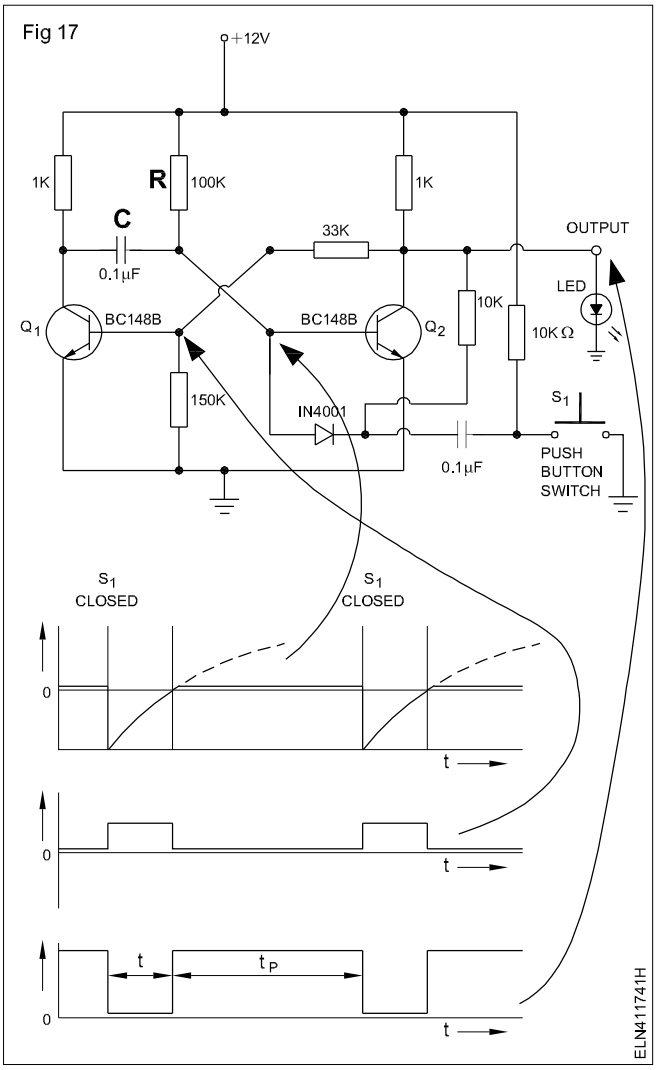


Fig 17 में देखें एक प्रायोगिक मोनो स्टेबल मल्टी वाइब्रेटर के साथ ट्रिगर इनपुट हैं । Fig 17 में यह भी दिखाया गया है कि परिपथ के विभिन्न प्वाइंटों पर वेवफार्म को देखें ।

t समय अन्तराल के लिए Q_2 को अस्थायी रूप से ऑफ रखकर दिये गये मोनोस्टेबल मल्टीवाइब्रेटर का बहुत विस्तृत रूप से (extensively) प्रयोग इलेक्ट्रानिक टाइमिंग कन्ट्रोल परिपथों में टाइमर्स (timers) के लिए किया जाता है ।

Fig 17



बाइस्टेबल मल्टीवाइब्रेटर (Bistable multivibrator)

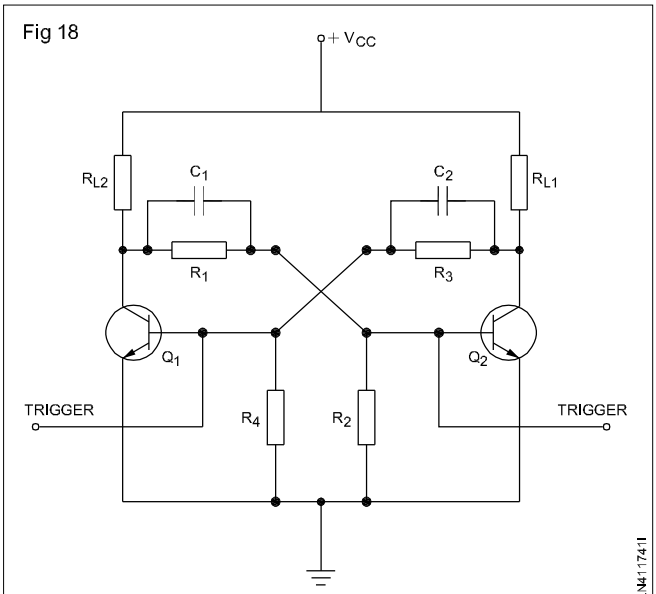
बाइस्टेबल मल्टीवाइब्रेटर (Bistable Multivibrators)

एक अस्टेबल मल्टीवाइब्रेटर अपने आप से (automatically) कुंजियों के द्वारा एक स्टेट से दूसरे (ऑन से ऑफ अथवा ऑफ से ऑन) जहाँ, एक बाइस्टेबल मल्टी-वाइब्रेटर का स्टेट बदलेगा (ऑन से ऑफ अथवा ऑफ से ऑन) जब ट्रिगर तथा नया स्टेट (ऑन अथवा ऑफ) होगा । इसका मतलब एक बाइस्टेबल मल्टी वाइब्रेटर के पास दो स्टेबल स्टेट होते हैं । Fig 18 में प्रतीकात्मक बाइस्टेबल मल्टी वाइब्रेटर परिपथ दिखाया गया है ।

Fig 18 का परिपथ पूरी तरह से सममितीय अथवा एक सा (symmetrical) है । विद्युत विभाजकों (Potential dividers) R_1, R_2 तथा R_3, R_4 एक जैसे बायस (Identical Bias) नेटवर्क ट्रांजिस्टर के आधार पर होता है । प्रत्येक ट्रांजिस्टर बायस्ड से कलेक्टर के दूसरे ट्रांजिस्टर से बायस होता है । उचित थोड़ा सा मतभेद ट्रांजिस्टरों के पैरामीटरों में होता है, जब परिपथ, स्विच ऑन होता है । किसी एक के दो ट्रांजिस्टर के टर्न ऑन पर होंगे और दूसरे ऑफ स्थिति में होंगे ।

के परिपथ में दो एक जैसे एमलीफायर की स्टेजों को जोड़कर आऊटपुट के एक फेड (fed) से इनपुट के दूसरे फेड द्वारा प्रतिरोध R_1, R_3 तथा विद्युत उपमार्ग द्वारा संधारित्रों (Capacitors) C_1, C_2 जुड़े हुये हैं । संधारित्र का उद्देश्य (purpose) कुछ नहीं है लेकिन स्विचिंग अभिलक्षणिक के परिपथ

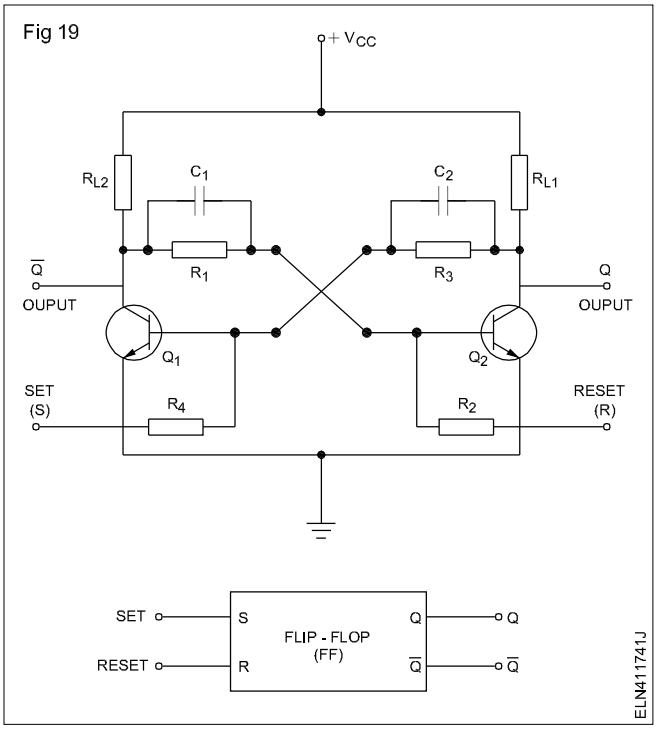
Fig 18



की चाल बढ़ाकर, रुकावटों को (तोड-मरोड़) आऊटपुट वेवफार्म को रुकावटों को कम करते हैं संधारित्र C_1 तथा C_2 को कम्यूंटेटिंग कैपसिटर से भी जानते हैं ।

एक बाइस्टेबल मल्टी बाइब्रेटर को फ्लाप से भी जानते हैं आउटपुट टर्मिनलों को साधारणतया Q तथा $\overline{Q}$ (Q-बार) से पहचानते हैं । Fig 19 में देखें ।

Fig 19

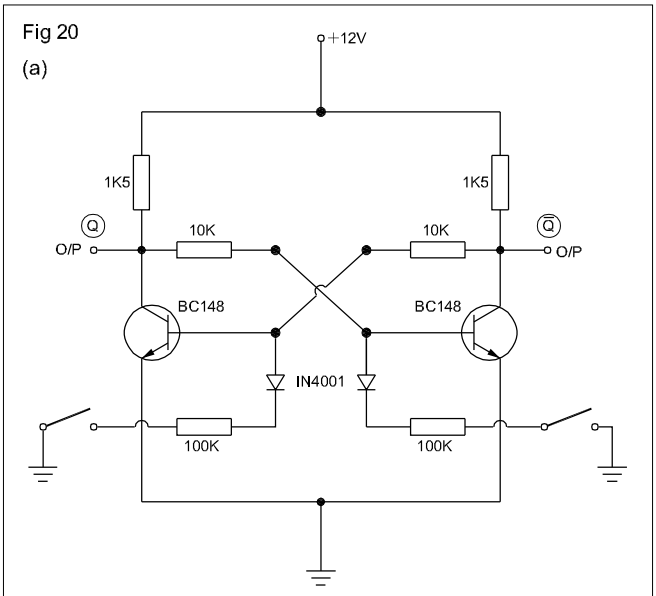


जब Q अधिक स्टेट (लॉजिक) 1 स्टेट डिजिटल इलेक्ट्रानिक से जानते हैं $\overline{Q}$ (Q बार) कम स्टेट (लॉजिक स्टेट से जानते हैं) इस परिपथ कोफ्लिप फ्लाप परिपथ से जानते हैं क्योंकि यदि एक आऊटपुट फ्लिप (हाई/लाजिक 1) दूसरा आऊटपुट फ्लाप (कम/लाजिक 0) है । एक फ्लिप फ्लाप कुंजी से एक स्टेट से दूसरे के द्वारा सही ट्रिगर इनपुट लागू करते हैं । फ्लिप फ्लाप का प्रयोग बेसिक मेमोरीसेल में डिजिटल कम्प्यूटरों में जानकारी स्टोट करने के लिए करते हैं । फ्लिप-फ्लापों का प्रयोग अधिक सभी डिजिटल सिस्टम के काउन्टर फ्रीक्वेंशी विभाजक आदि में करते हैं ।

प्रायोगिक बाइस्टेबल मल्टीवाइब्रेटर के साथ असममितीय (unsymeetrical) और सममितीय (symmetrical) ट्रिगरिंग व्यवस्था (arrangement) को Fig 20a और Fig 20b में देखें ।

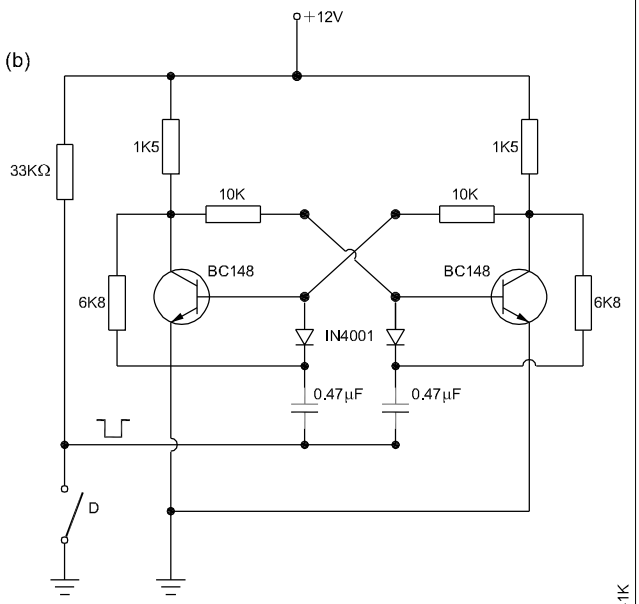
Fig 20

(a)



UNSYMMETRICALLY TRIGGERED
BISTABLE MULTIVIBRATOR

(b)



SYMMETRICALLY TRIGGERED
BISTABLE MULTIVIBRATOR